

## Early stage of heteroepitaxial Ge growth on Si(100) substrate with surface treatments using inductively coupled plasma (ICP)

Hyun-Duk Yang, Yeon-Ho Kil, Kyu-Hwan Shim and Chel-Jong Choi<sup>†</sup>

School of Semiconductor and Chemical Engineering, Semiconductor Physics Research Center (SPRC), Chonbuk National University, Jeonju 561-756, Korea

(Received June 27, 2011)

(Revised July 13, 2011)

(Accepted July 15, 2011)

**Abstract** We have investigated the effect of inductively coupled plasma (ICP) treatment on the early growth stage of heteroepitaxial Ge layers grown on Si(100) substrates using low pressure chemical vapor deposition (LPCVD). The Si(100) substrates were treated by ICP process with various source and bias powers, followed by the Ge deposition. The ICP treatment led to the enhancement in the coalescence of Ge islands. The growth rate of Ge on Si(100) with ICP surface treatment is about 5 times higher than that without ICP surface treatment. A missing dimer caused by the ICP surface treatment can act as a nucleation site for Ge adatoms, which could be responsible for the improvement in growth behavior of Ge on Si(100) substrates.

**Key words** ICP, SEM, Island, Coalescence, LPCVD, Germanium, Silicon, missing dimer

## ICP 표면 처리된 Si 기판 위에 성장된 Ge 층의 초기 성장 상태 연구

양현덕, 길연호, 심규환, 최철종<sup>†</sup>

전북대학교 반도체 화학공학부, 반도체물성연구소, 전주, 561-756

(2011년 6월 27일 접수)

(2011년 7월 13일 심사완료)

(2011년 7월 15일 게재확정)

**요 약** Inductively Coupled Plasma(ICP)를 이용하여 다양한 조건으로 표면 처리한 Si(100) 기판 위에 Low Pressure Chemical Vapor Deposition(LPCVD)를 이용하여 Ge 층을 이종접합 성장하고, Ge 층 성장 초기의 표면 상태를 Scanning Electron Microscopy(SEM)을 통해 분석하였다. ICP를 이용하여 표면 처리된 Si(100) 기판 위에 성장된 Ge 층의 경우 ICP 처리하지 않은 시편보다 Ge 성장율이 약 5배 이상 증가되었다. ICP 처리된 시편의 Ge 성장률 증가는 ICP 표면 처리 공정으로 Si 기판 표면에서 떨어져 나간 missing dimer가 Ge adatom들에 핵을 형성할 자리를 제공하여 Ge island의 형성과 융합을 촉진시키는 것으로 사료된다.

### 1. 서 론

지난 몇 년 동안 실리콘 기반의 포토닉스 부품들의 개발이 급증해왔다. 실리콘 라우터, 변조기, 도파로, 스위치, 실리콘 광다이오드, 그리고 심지어는 혼성 실리콘 레이저까지 성공적으로 제조되었음에도 불구하고, 실리콘 광부품들이 집적된 완전 실리콘 레이저를 비롯한 광소자의 실현은 아직 요원한 실정이다. 실리콘과는 달리, Ge

은 직접 밴드갭이 간접 밴드갭보다 0.136 eV 정도로 아주 약간만 더 크기 때문에, 전자가 전도대의 직접골짜기에 주입되어 정공과 복사성 재결합이 되도록 조작함으로써 비복사성 작용에 의한 손실을 매우 적게 만들 수 있다[1-3]. 실리콘 위에 Ge 층의 이종 접합 성장을 하여 2축 장력변형을 가하면 직접 밴드갭 광발광이 증대되는 것이 관찰된다. 계산 결과 Ge은 장력 변형 값 2%에서 2500 nm 파장에 해당하는 0.5 eV의 직접 밴드갭 물질이 되는 것으로 나타났기 때문에, 0.20~0.25% 정도의 작은 변형 값이 가해지면 1550 nm 원거리 통신파장근처의 밴드갭을 발생되며 재료의 품질과 신뢰성도 더 우수해진다[4-7].

<sup>†</sup>Corresponding author

Tel: +82-63-270-3365

Fax: +82-63-270-3585

E-mail: cjchoi@jbnu.ac.kr

이와 같이 광 소자나 CMOS에 사용되는 Si를 대체할 수 있는 유력한 후보로 등장한 Ge은 Si에 비해 전자와 정공의 이동도가 각각 2배, 4배 이상 크기 때문에 scale down에 어려움을 겪는 Si 소자에서 Si를 대체할 수 있는 물질로서 많은 관심을 얻고 있다[8-10]. 특히, Si CMOS IC와의 호환성과 더불어 초고속, 고응답성 등의 장점을 겸비하는 신소자 기반기술, 광통신, 광컴퓨터, 센서 등 다양한 응용 분야에서 매우 중요한 이슈로 대두되고 있다[11, 12]. 게다가 Ge의 경우 GaAs와 비슷한 결정 격자 상수와 열팽창 계수를 가지고 있기 때문에 Si 기판 위에 성장된 Ge 층의 경우 GaAs와 같은 광활성층과의 연속 성장이 가능하다[14, 15]. Ge 층은 Si과 GaAs의 완충층으로서 자주 사용이 되지만, Ge 태양전지나 광검출 소자를 제작하는 경우 저온에서 고품질의 Ge 막을 충분한 두께로 성장할 수 있어야 한다. Si 위에 Ge을 이중 접합 성장 시킴에 있어 보다 용이한 Ge 층 성장을 위해서, 본 연구에서는 Inductively Coupled Plasma (ICP)를 이용하여 Si(100) 기판을 다양한 조건으로 표면 처리한 후 Ge 에피층을 Low Pressure Chemical Vapor Deposition(LPCVD)로 성장하면서 ICP 표면 처리가 Ge 에피층의 초기 성장 상태에 어떤 영향을 미치게 되는지 Scanning Electron Microscopy(SEM)을 통해 관찰하였다.

## 2. 실험

본 연구에서는 비저항이 ICP의 1~10 Ω·cm인 P형 Si(100) 기판을 사용하였다. diluted HF 용액을 사용하여 Si 기판표면에 존재하는 자연산화막을 제거한 후 ICP를 이용하여 Si 기판 표면 처리 공정을 수행하였다. ICP Source와 Bias 전력을 각각 300~400 W와 150~200 W로 변화시키면서 30초간 ICP 기판 표면 공정을 진행하였다. 세부적인 ICP 공정 조건은 Table 1에 요약하였다. ICP 공정에 사용된 가스는 Ar와 CF<sub>4</sub>였으며, 각각의 유량은 5 sccm과 40 sccm이었다. 또한, ICP 챔버의 압력을 100 mTorr로 유지하면서 공정을 수행하였다. ICP 공정 후 표면 처리된 Si 기판을 LPCVD 성장 챔버에 장착한 후 기판 표면에 잔류할 수 있는 오염물질을 제거하기 위해서 950°C에서 10분간 수소 분위기에서 열처리를 수행하였다. Ge 에피 성장을 위해서 1.5 % Germane

Table 1  
ICP surface treatment conditions used in this work

Samples	Source power (W)	Bias power (W)	Gas (sccm)	Process pressure (mTorr)
(i)	300	150	CF <sub>4</sub> = 40	100
(ii)	400	200	Ar = 5	100

(GeH<sub>4</sub>) 가스를 사용하였고, 기본 압력을  $1 \times 10^{-3}$  Torr로 유지하면서 다양한 성장 온도, 시간, 및 유량 조건으로 LPCVD 공정을 진행하였다. 성장된 Ge 에피층의 초기 상태 변화는 SEM을 통해 관찰 분석하였다.

## 3. 결과 및 고찰

Fig. 1은 LPCVD를 이용하여 다양한 성장 온도와 GeH<sub>4</sub> 가스 유량 조건에서 30분간 ICP 처리하지 않은 P형 Si(100) 기판에 성장한 Ge 성장 속도를 보여주는 그래프이다. 성장 온도와 GeH<sub>4</sub> 가스 유량이 증가함에 따라, Ge 성장률이 증가하는 현상을 관찰 할 수 있다. 특히, 550°C로 성장 온도를 상승시킬 경우 Ge 성장 속도가 급격히 증가하는 것을 알 수 있는데, 이는 550°C부터 GeH<sub>4</sub> 가스의 열분해가 효과적으로 일어난다는 것을 의미한다. 즉, 본 연구의 실험 조건에서는 양질의 Ge 결정 성장에 필요한 최소한의 열적 에너지가 550°C라는 것을 알 수 있다. 그러나, 550°C 이상의 온도에서 Ge 성장 속도의 증가되는 정도가 줄어드는 것을 관찰 할 수 있는데, 이러한 현상은 Ge 에피 성장 온도가 증가함에 따라, GeH<sub>4</sub> 가스로부터 열분해된 Ge이 Si 기판에 증착됨과 동시에 LPCVD 석영 챔버 내부 표면에도 증착되어 UV 램프로부터 공급되는 열을 차단하게 되고, 그로 인하여 Si 기판에 효율적인 열전달을 방해했기 때문에 나타나는 현상으로 판단된다. 이상의 결과로부터 본 연구에서는 안정적인 재현성 있는 고품질의 Ge 증착을 위한 최대의 성장 온도가 550°C라는 것을 알 수 있다.

Fig. 2는 ICP 표면 처리되지 않은 P형 Si(100) 기판 위에 성장되는 Ge의 초기 성장 모습을 보여주는 SEM

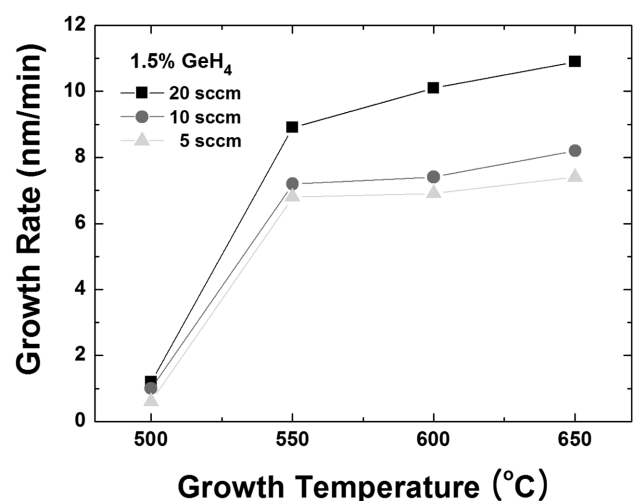


Fig. 1. Plots of growth rate of Ge on Si(100) substrate without ICP surface treatment as a function of growth temperature and GeH<sub>4</sub> flow rate.

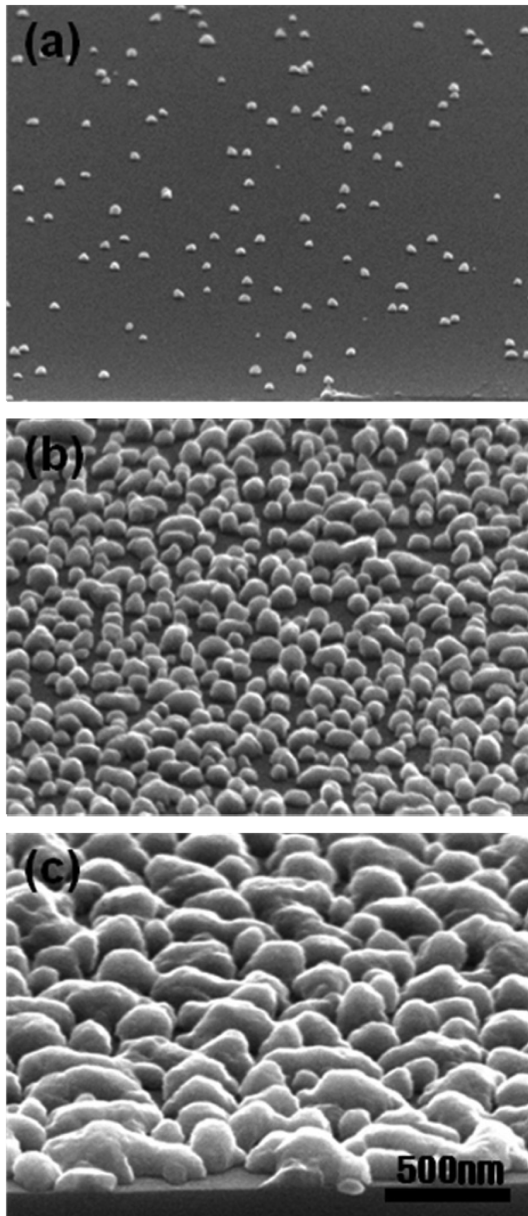


Fig. 2. SEM images taken from the Ge grown on untreated Si(100) substrate for (a) 10, (b) 20, and (c) 30 min.

결과이다. Ge 성장 온도와  $GeH_4$  가스 유량은 각각  $550^\circ C$ 와 20 sccm으로 유지하면서 성장 시간 별로 SEM을 이용하여 시편 표면 형상을 관찰 하였다. Ge 성장 시간이 증가함에 따라, Si 표면에 불규칙적인 Ge 핵 형성에 의해 10~20 nm 크기를 갖는 Ge island가 초기에 형성되고 점진적인 성장을 보이다가 최종적으로 Ge island가 서로 뭉쳐져 융합되는 현상을 관찰 할 수 있다. 특히, Ge island가 서로 뭉쳐지는 과정은 일반적으로 이중 접합 성장 시스템에서 잘 알려진 coalescence 현상으로, 작은 Ge island가 이보다 큰 Ge island에 자발적으로 병합되어 성장되는 것을 알 수 있다[16, 17].

Fig. 3은 ICP를 이용하여 다양한 조건으로 표면 처리

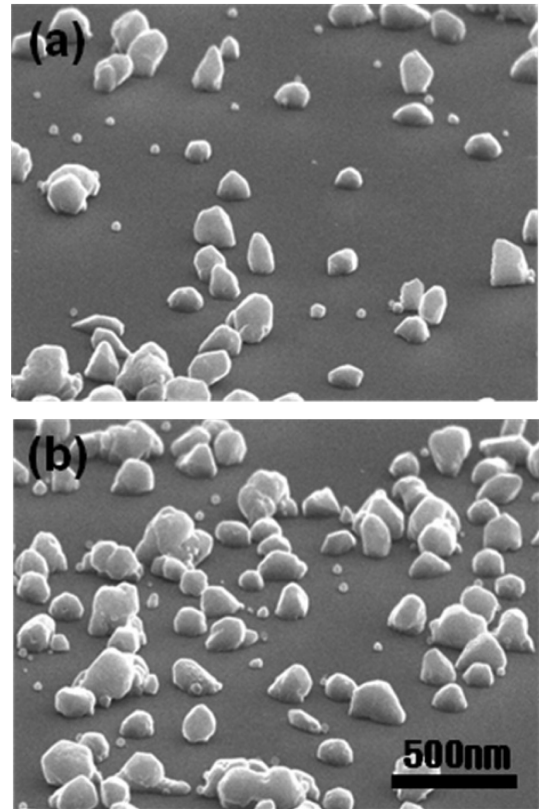


Fig. 3. SEM images taken from the Ge grown on Si(100) substrate for 10 min with ICP surface treatments using the source and bias powers of (a) 300 and 150 W, and (b) 400 and 200 W, respectively.

된 P형 Si(100) 기판 위에 LPCVD를 이용하여 Ge을 10분 증착 한 시편의 표면 상태를 SEM을 이용하여 관찰한 결과이다. Ge 증착 온도와  $GeH_4$  가스 유량을 각각  $550^\circ C$ 와 20 sccm로 앞서 설명한 시편과 동일한 Ge 성장 조건을 사용하였다. Fig. 2(a)의 ICP 처리하지 않은 시편과 마찬가지로, 무수히 많은 Ge island가 Si 표면에 형성되었으며, 불규칙하게 분포하는 것을 관찰 할 수 있다. 그러나, ICP 처리하지 않은 시편과 비교하여 ICP 처리한 시편의 Ge의 성장율은 약 5배 이상 향상되어 50~100 nm의 크기를 갖는 Ge island가 Si 표면에 형성된 것을 알 수 있다. 더욱이, ICP source와 bias 전력을 증가시키에 따라, Ge 성장율이 더욱더 향상된 것을 관찰 할 수 있다. 일반적으로 Si 기판에 Ge을 성장시키는 이중 접합 성장에서 Ge adatom은 낮은 속도로 표면에 흡착되어 더디게 성장되는 경향이 있으나, ICP를 이용하여 Si 기판을 표면 처리할 경우, ICP 공정에 의해 Si 표면에는 Ge adatom들이 핵을 형성하는데 충분한 자리 역할을 할 수 있는 missing dimer가 형성되어 Ge의 핵형성을 촉진시키고, 이로 인하여 Ge 성장율이 향상되는 것으로 판단된다[18, 20, 21].

Fig. 4는 Fig. 3에서 설명한 ICP 표면 처리 공정 조건

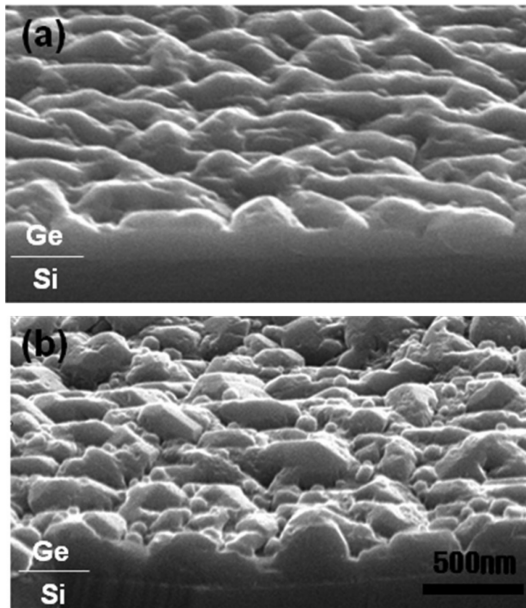


Fig. 4. SEM images taken from the Ge grown on Si(100) substrate for 30 min with ICP surface treatments using the source and bias powers of (a) 300 and 150 W, and (b) 400 and 200 W, respectively.

과 Ge 성장 조건을 사용하였지만, 성장 시간을 30분간 늘려서 Ge를 성장 시킨 시편의 표면 모습을 보여주는 SEM 결과이다. 두 시편 모두 Fig. 2(c)에서 관찰된 ICP 표면 처리하지 않은 시편과 달리 Ge/Si 계면 근처에서 박막 형태의 Ge 층이 형성된 것을 확연히 관찰할 수 있다. 이는 같은 시간 동안 성장했음에도 불구하고 ICP 표면 처리한 경우가 처리하지 않은 경우와 비교하여 Ge 박막 성장이 더 빠르게 이루어졌음을 의미한다. 그러나, Fig. 4(b)의 경우 Fig. 4(a)와 같은 시간 동안 성장했음에도 불구하고 ICP source와 bias 전력이 증가되면서 Si(100) 표면이 과도하게 식각되어 성장된 Ge island 크기가 균일하지 않고, 융합이 원활하지 않아 표면이 거친 것을 볼 수 있다.

#### 4. 결 론

Si 위에 Ge를 이중 접합 성장 시킴에 있어 보다 용이한 Ge층 성장을 위해 ICP를 이용하여 다양한 조건으로 표면 처리한 Si(100) 기판에 Ge층을 성장하고, 성장 초기의 표면 상태를 SEM을 통해 분석하였다. ICP로 표면 처리한 Si(100) 기판에 Ge 층을 이중접합 성장 시킨 경우, ICP 처리하지 않은 시편과 비교하여 Ge 성장률이 약 5배 이상 향상되어 50~100 nm의 크기를 갖는 Ge island가 형성된 것을 확인하였다. 이는 ICP 공정으로 생긴 missing dimer가 Ge adatom들이 핵을 형성할 수

있도록 충분한 자리를 제공하여 Ge island 형성을 촉진 시킨 것으로 사료된다. 또한 ICP source와 bias 전력이 각각 300 W와 150 W인 조건에서 Si(100) 기판을 표면 처리한 경우, Ge island의 융합이 빠르게 증가하였다. 결과적으로 ICP source 전력 300 W, bias 전력 150 W, Ar와 CF<sub>4</sub> 유량은 각각 5 sccm과 40 sccm, 공정압력 100 mTorr의 조건에서 증가된 Ge 성장률과 원활한 Ge island 융합이 이루어졌다. 광전 소자 및 광검출 소자에 활용되는 두꺼운 Ge 광활성층 성장에 이 ICP 표면 처리를 적용할 경우 성장이 더욱 용이할 것으로 사료된다.

#### 참 고 문 헌

- [ 1 ] M.E. Groenert, C.W. Leitz, A.J. Pitera, V. Yang, H. Lee, R.J. Ram and E.A. Fitzgerald, "Monolithic integration of room-temperature cw GaAs/AlGaAs lasers on Si substrates via relaxed graded GeSi buffer layers", *J. Appl. Phys.* 93 (2003) 362.
- [ 2 ] A.W. Fang, H. Park, O. Cohen, R. Jones, M.J. Paniccia and J.E. Bowers, "Electrically pumped hybrid AlGaInAs-silicon evanescent race track laser and photodetector", *Opt. Exp.* 14 (2006) 9203.
- [ 3 ] J.F. Liu, X. Sun, D. Pan, X. Wang, L.C. Kimerling, T.L. Koch and J. Michel, "Tensile-strained, n-type Ge as a gain medium for monolithic laser integration on Si", *Opt. Exp.* 15 (2007) 11272.
- [ 4 ] X. Sun, J. Liu, L.C. Kimerling and J. Michel, "Direct gap photoluminescence of n-type tensile-strained Ge-on-Si", *Appl. Phys. Lett.* 95 (2009) 011911.
- [ 5 ] X. Sun, J. Liu, L.C. Kimerling, J. Michel and T.L. Koch, "Band engineered Ge as gain medium for Si-based lasers", presented at the Integr. Photon. Nanophoton. Res. Appl., Boston, MA, 2008, Paper IMC5.
- [ 6 ] J. Liu, X. Sun, L.C. Kimerling and J. Michel, "Towards a Ge-based laser for CMOS applications", in Proc. 5<sup>th</sup> IEEE Int. Conf. Group IV Photon., Sorrento, Italy, Sep. 2008, pp. 16-18 (IEEE Catalog No. CFP08GFPCDR).
- [ 7 ] X. Sun, J. Liu, L.C. Kimerling and J. Michel, "Room temperature direct band gap electroluminescence from Ge-on-Si light emitting diodes", *Opt. Lett.* 34 (2009) 1198.
- [ 8 ] C.O. Chui, S. Ramanathan, B.B. Triplett, P.C. McIntyre and K.C. Saraswat, "Germanium MOS capacitors incorporating ultrathin high-k gate dielectric", *IEEE Electron Device Lett.* 23 (2002) 473.
- [ 9 ] J.M. Hartmann, A. Abbadie, A.M. Papon, P. Holliger, G. Rolland, T. Billon, J.M. Fedeli, M. Rouviere, L. Vivien and S. Laval, "Reduced pressure-chemical vapor deposition of Ge thick layers on Si(001) for 1.3~1.55  $\mu$ m photodetection", *J. Appl. Phys.* 95 (2004) 5905.
- [ 10 ] L. Colace, G. Masini, G. Assanto, G. Capellini, L. Di Gaspare, E. Palange and F. Evangelisti, "Metal-semiconductor-metal near infrared light detector based on epitaxial Ge/Si", *Appl. Phys. Lett.* 72 (1998) 3175.
- [ 11 ] J. Oh, P. Majhi, H.D. Lee, K.T. Lee, W.H. Choi, J.W. Yang, C.Y. Kang, R. Harris, S.C. Song, P. Kalra, S. Lee,

- S. Banerjee, B.H. Lee, H.H. Tseng and R. Jammy, "Formation of shallow junctions using Ge-Si heterostructures of high mobility channel MOSFETs", Ext. Abs. the 7th International Workshop on Junction Technology (Kyoto, Japan, 2007) p. 55.
- [12] K. Saraswat, C.O. Chui, T. Krishnamohan, D. Kim, A. Nayfeh and A. Pethe, "High performance germanium MOSFETs", *Mat. Sci. Eng. B* 135 (2006) 242.
- [13] M.M. Oye, D. Shahrjerdi, I. Ok, J.B. Hurst, S.D. Lewis, S. Dey, D.Q. Kelly, S. Joshi, X. Yu, M.A. Wistey, J.J.S. Harris, J.A.L. Holmes, J.C. Lee, S.K. Banerjee and T.J. Mattord, "Molecular-beam epitaxy growth of device-compatible GaAs on silicon substrates with thin (~80 nm)  $\text{Si}_{1-x}\text{Ge}_x$  step-graded buffer layers for high-k III-V metal-oxide-semiconductor field effect transistor applications", *J. Vac. Sci. Technol. B* 25 (2007) 1098.
- [14] C.O. Chui, A.K. Okyay and K.C. saraswat, "Effective dark current suppression with asymmetric MSM photo-detectors in group IV semiconductors", *IEEE Photonics Technol. Lett.* 15 (2003) 1585.
- [15] Y. Zhang and J. Drucker, "Annealing-induced Ge/Si(100) island evolution", *J. Appl. Phys.* 93 (2003) 9583.
- [16] M.R. Mckay, J. Shumway and J. Drucker, "Real-time coarsening dynamics of Ge/Si(100) nanostructures", *J. Appl. Phys.* 99 (2006) 094305.
- [17] Y.W. Mo and M.G. Lagally, "Scanning tunneling microscopy study of the growth process of Ge on Si(001)", *J. Cryst. Growth* 111 (1991) 876.
- [18] X. Chen, F. Wu, Z. Zhang and M.G. Lagally, "Vacancy-vacancy interaction on Ge-covered Si(001)", *Phys. Rev. Lett.* 73 (1994) 850.
- [19] C. Roland and G.H. Gilmer, "Growth of germanium films on Si(001) substrates", *Phys. Rev. B* 47 (1993) 16286.
- [20] B.D. Yu and A. Oshiyama, "Structures and reactions of missing dimmers in epitaxial Growth of Ge on Si(100)", *Phys. Rev. B* 52 (1995) 8337.