

## Effects of Ni layer as a diffusion barrier on the aluminum-induced crystallization of the amorphous silicon on the aluminum substrate

Won-Tae Yun and Young-Kwan Kim<sup>†</sup>

Department of Advanced Materials Science and Engineering, University of Incheon, Incheon 406-772, Korea

(Received December 21, 2011)

(Revised January 17, 2012)

(Accepted February 3, 2012)

**Abstract** Aluminum induced crystallization of amorphous silicon was attempted by the aluminum substrate. To avoid the layer exchange between silicon and aluminum layer, Ni layer was deposited between these two layers by sputtering. To obtain the bigger grain of the crystalline silicon, wet blasted silica layer was employed as windows between the nickel and a-Si layer. Ni obtained after the annealing treatment at 520°C was found to be a promising material for the diffusion barrier between silicon and aluminum. One way to obtain bigger grain of crystalline silicon layer applicable to solar cell of higher performance was envisioned in this investigation.

**Key words** Solar cells, Amorphous silicon, AIC (Aluminum-Induced Crystallization), Aluminum substrate

## 알루미늄 기판 상의 Ni layer가 a-Si의 AIC(Aluminum Induced Crystallization)에 미치는 영향

윤원태, 김영관<sup>†</sup>

인천대학교 신소재공학과, 인천, 406-772

(2011년 12월 21일 접수)

(2012년 1월 17일 심사완료)

(2012년 2월 3일 게재확정)

**요약** 본 연구에서는 비정질 실리콘의 알루미늄 유도 결정화(AIC)가 시도되었다. 결정질 실리콘의 좀 더 큰 입자를 얻기 위해, 선택적인 핵생성(Selective nucleation) 시도는 비정질 실리콘 밑의 실리카(SiO<sub>2</sub>) 층의 습식 파우더 분사 처리와 함께 진행됐다. 또한 니켈 층은 실리콘 원자가 알루미늄 층으로 이동하는 것을 방지하기 위한 확산 방지막(Diffusion barrier)으로 선택되었다. 520°C에서 열처리를 한 후에 XRD 분석을 통해 Si(111) 방향으로 결정화된 결정질 실리콘을 확인했고 니켈은 실리콘과 알루미늄 사이의 확산 방지막으로 매우 효과적인 재료라는 것을 입증하였다. 이 연구는 고성능의 태양전지에 적용하는 결정질 실리콘 막의 좀 더 큰 입자를 얻기 위한 방법 중의 하나라고 기대된다.

### 1. 서론

새로운 형태의 태양전지를 개발하여 생산 원가를 절감하기 위한 노력은 계속되어 오고 있다. Si 기판을 사용하는 기존의 태양전지 제작 방법에 비해 사용되는 Si의 양을 줄여서 생산 단가를 줄일 수 있는 저가의 이중기판을 사용하여 그 위에 다결정 실리콘을 성장 시 Si 박막 태양전지를 제작하는 방법을 사용하고 있다. 그 대표적인 방

법들로 존멜팅 재결정법(Zone Melting Re-crystallization)과 용액성장법(Solution Growth), 고체상결정화법(Solid Phase Crystallization) 등이 있다. 하지만 이러한 방법들은 상대적으로 고온에서 공정이 진행되므로 사용될 수 있는 기판이 제한적이라는 한계점을 가진다[1]. 이 한계점을 극복하기 위해 비교적 낮은 온도에서 단시간의 열처리를 통하여 다결정 실리콘 박막을 얻는 방법이 연구되어 왔고 그 결과 Epitaxial Growth를 위한 Seed Layer의 사용법이 있다. Seed Layer의 물성과 그 위에 충분히 성장된 결정질 실리콘 막이 독립적으로 최적화된 이점을 가지고 있기에 최근 관심이 높아지고 있다. 이 방법은 MIC(Metal Induced Crystallization)과 LIC

<sup>†</sup>Corresponding author

Tel: +82-32-835-4527

Fax: +82-32-835-0778

E-mail: youngkim@incheon.ac.kr

(Laser Induced Crystallization)로 구분될 수 있다. 이 중, MIC는 저가의 생산 비용과 비교적 간편한 공정을 통해 다결정 실리콘 박막을 제작할 수 있기 때문에 효율적인 제조 방법이라 여겨지고 있고 연구가 진행 중이다. Si와 Al의 Eutectic Temperature인 577°C보다 낮은 온도에서 a-Si의 결정화 유도를 위한 열처리가 이루어져 비교적 저온에서 Si 박막의 형성이 용이하다. 그러나 Al과 Si 두 재료간의 내부 확산을 통해 Si으로 이동한 Al 원자들이 불순물로 작용하여 제작된 태양전지의 성능을 저하시키는 문제점을 가진다[2]. 이 문제를 해결하기 위해 본 연구에서는 Al과 a-Si 사이에 확산 방지막으로서 Ni 박막을 증착시키고 선택적인 결정화 유도를 위해 습식 파우더 분사 처리(Wet blasting)를 거치는 SiO<sub>2</sub> 박막을 증착시켰다. 그 위에 a-Si 박막을 증착시킨 후 520°C에서 6시간 동안 결정화 유도를 위한 열처리를 진행하였다. a-Si의 결정화 정도를 분석하기 위해 XRD분석을 사용했고, 단면 및 표면 분석과 성분 분석을 위해 SEM/EDS 분석을 사용하였다.

## 2. 실험방법

### 2.1. 기판 전처리

본 연구에서 사용된 기판은 99.999% 순도를 갖는 두께 1 mm의 100 mm × 100 mm 면적의 알루미늄(Nilaco, Japan)을 사용하였고, 소형 저속 정밀 절단기(TECHCUT 4™, USA)를 이용하여 한 변의 길이가 20 mm인 정사각형 모양의 기판으로 가공하였다. 각각 준비된 알루미늄 기판들은 표면에 존재하는 불순물 제거를 위해 아세톤 용액에서 초음파 세척되었고, 에탄올 용액에서 5분간 세척하고 증류수(DI water)에 담가 세정해 준 후 N<sub>2</sub> gas를 분사해 건조시켰다.

그리고 전해연마 하고자 하는 알루미늄 기판을 양극에 연결하고 백금 기판을 음극에 연결하여 HClO<sub>4</sub> 용액과 C<sub>2</sub>H<sub>5</sub>OH 용액을 1:4의 부피 비로 혼합한 전해액이 담긴 전해조에 담가 주었다. 양극과 음극의 거리는 50 mm로 유지시켰다. 준비된 전해액은 발열반응이 일어나므로 얼음물로 중탕시켜서 온도를 7°C 정도로 유지하고 20 V의 고정 전압을 150초 동안 인가하여 주었다. 전해연마를 마친 기판은 에탄올에 5분간 세척을 하고 증류수에 담가 헹구어주고 N<sub>2</sub> gas로 건조하였다.

### 2.2. 박막 증착

전해연마 된 알루미늄 기판 위에 증착 될 a-Si은 알루미늄 기판에 비해 두께가 얇아 AIC를 위한 열처리 과정

중에 알루미늄 기판으로 흡수되어 버리는 문제점이 있다. 이를방지하기 위해 Diffusion barrier로 Ni 박막을 증착시켰다. Ni은 4.2 eV의 일 함수(Work Function,  $\Phi$ )를 갖는 Si과 비교하여 4.5 eV의 유사한 일 함수를 갖기 때문에 Carrier의 이동을 방해하지 않고 Si 층과 알루미늄 층 사이의 내부 확산을 방해할 수 있는 것으로 기대되는 재료이기 때문이다. Ni 박막은 열적 증착(Thermal evaporation)이나 스퍼터링(Sputtering)을 통해 증착이 가능하다. 그러나 열적 증착법을 사용했을 때는 단시간에 증착이 가능하나 증착된 막의 뭉침 현상이 발생하기 때문에 막의 균일한 증착을 위해 스퍼터링을 이용해 Ni 박막을 증착하였다. 증착 조건은 300 W의 RF Power를 인가하고 기판 온도는 30°C, 압력은 5 mTorr로 유지한 상태에서 40 sccm의 Ar gas를 흘려주었다. 알루미늄 기판 상에 Ni은 각각 25 nm, 50 nm, 100 nm의 두께로 증착되었고, Ni 박막을 증착하지 않은 시편도 같이 준비되었다.

a-Si에 대해 선택적인 AIC를 위해 SiO<sub>2</sub> 박막을 증착하였다. 알루미늄 기판은 660°C의 용점을 가지고 600°C 이상의 온도에서 증착 과정을 거치게 되면 기판 후면이 검게 타는 현상이 일어나는데 이를 방지하기 위해 비교적 낮은 온도에서 증착이 가능한 PECVD(Plasma Enhanced Chemical Vapor Deposition)를 이용하여 SiO<sub>2</sub> 박막을 증착하였다. 60 W의 전력을 인가하고 알루미늄 기판의 온도를 200°C로 유지한 상태에서 5% SiH<sub>4</sub> gas를 160 sccm, N<sub>2</sub> gas를 240 sccm, N<sub>2</sub>O gas를 1500 sccm 흘리며 증착은 이루어졌다. 증착된 SiO<sub>2</sub> 박막의 두께는 1 μm이다.

증착이 완료된 SiO<sub>2</sub> 박막은 선택적인 a-Si의 결정화 유도를 위해 습식 파우더 분사 처리를 거친다. 습식 파우더 분사 처리는 입자크기가 0.3 μm 이하인 Al<sub>2</sub>O<sub>3</sub> 분말을 증류수가 담긴 용기에 넣어 충분히 섞어 준 뒤, 에어 건을 이용하여 시편으로부터 수직인 위치로 5 cm의 간격을 유지한 채 시편 전면에 분사하는 방식으로 진행되었다. 분사를 위한 Carrier gas로 Ar gas가 사용되었으며, 2 Kg/cm<sup>3</sup>의 압력으로 주입되었다. 습식 파우더 분사 처리를 마친 시편들은 표면에 묻어 있는 Al<sub>2</sub>O<sub>3</sub> 분말을 제거하기 위해 증류수로 세정 후, 초음파 세척을 진행해서 잔여 Al<sub>2</sub>O<sub>3</sub> 분말을 제거해 주었다. 그 후, N<sub>2</sub> gas를 이용해 시편의 건조를 진행하였다.

습식 파우더 분사 처리를 거친 시편들에 a-Si 박막은 E-beam evaporation을 통해 증착되었다. 99.99%의 Si을 Target 재료로 사용해 증착을 진행하였다. 시편은 내열 테이프를 이용해 시편 홀더에 고정시켰고, 시편 홀더는 Target 재료와 마주 볼 수 있도록 하여 챔버 내에 장착되었다. 10 kV의 전압을 인가하였으며, 챔버 내의 압력은 5 × 10<sup>-6</sup> Torr로 유지시켰다. 5 Å/sec의 증착률을 유

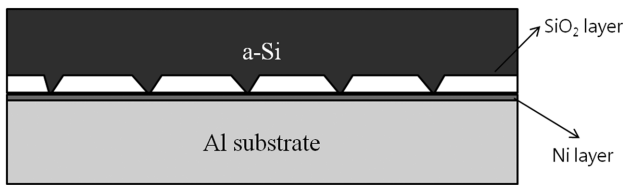


Fig. 1. Schematic cross section of the sample before annealing for AIC.

지하며 박막의 고른 증착을 위해 시편은 12.8 rpm의 속도로 회전하였으며 상온에서부터 증착을 시작하였다. 증착이 완료된 시편은 Fig. 1에 나타난 것과 같은 구조를 갖게 된다.

### 2.3. AIC를 위한 열처리

알루미늄에 의한 AIC에서 a-Si의 결정화는 Si과 Al의 Eutectic Temperature인 577°C보다 낮은 온도 범위에서 이루어지는 것으로 알려져 있다. 또한 일부 연구에서는 AIC가 280~300°C 부근에서 일어나는 것으로도 발표되고 있으나[3], 결정화가 유도된 Si의 품질이 많이 떨어지거나 일반적인 AIC 공정 시간에 비해 상대적으로 공정 시간이 매우 길어지는 단점이 있다. 일반적으로 알려진 AIC에 필요한 온도 범위는 400~500°C이다[2, 4].

본 실험에선 AIC에 필요한 온도 범위 및 열처리 시간의 최적화를 위해 몇 번의 예비실험을 거쳐 적합한 조건을 정하였다. 선택적인 AIC를 위해 증착된 SiO<sub>2</sub> 박막과 a-Si과 알루미늄 기판 사이의 내부 확산을 방지하기 위해 증착된 Ni 박막의 영향을 고려해 알루미늄 원자가 Si으로 AIC에 필요한 만큼 충분히 이동할 수 있도록 일반적인 AIC 온도보다 높은 520°C를 설정하였다.

알루미늄에 의한 a-Si의 AIC를 위한 annealing은 Quartz tube furnace (tube volume:  $\Phi 100 \times 800 \text{ mm}^2$ )에서 실시하였다. 열처리는 Fig. 2에서 보여지듯 520°C에서 6시

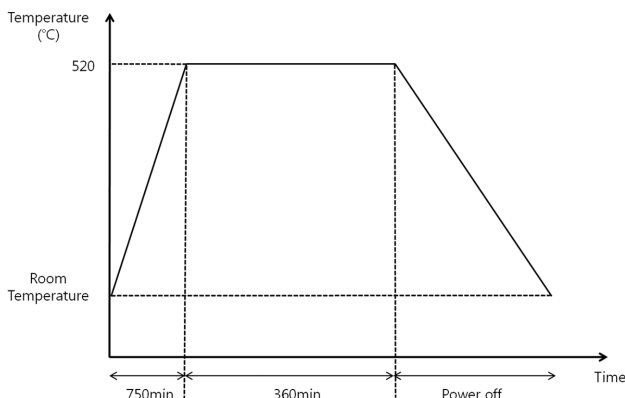


Fig. 2. Temperature profile for the annealing process.

간 동안 진행되었으며, Ar gas를 0.5 l/min씩 흘려서 분위기 가스로 사용하였다. 열처리를 진행한 후에는 Al과 Si의 열팽창계수(Coefficient of Thermal Expansion) 차이의 영향으로 인한 기판의 휨(Bowing) 현상 발생과 그로 인한 결정화된 Si 층의 균열(Crack) 등의 결함을 방지하기 위하여 Quartz tube furnace 내에서 서서히 상온까지 냉각시켰다.

열처리가 완료된 시편들은 표면 분석을 위하여 에칭(Etching) 처리를 하였다. 습식 에칭(Wet etching)에 사용된 용액은 1:1:1의 부피 비로 49% HF:0.75 M Cr<sub>2</sub>O<sub>3</sub>:H<sub>2</sub>O(DI water)를 혼합하였다. 시편은 에칭 용액에 2초 동안 담갔다가 꺼내 증류수로 세척하고 N<sub>2</sub> gas로 건조시켰다. 보통 Si wafer의 에칭은 산화막 제거를 위해 BOE(Buffered Oxide Etchant)가 사용되나, 본 연구에서는 선택적인 AIC를 위해 SiO<sub>2</sub> 박막을 사용했기 때문에 BOE의 사용을 제한하였다.

## 3. 결과 및 고찰

### 3.1. XRD 분석

AIC 과정을 거친 a-Si의 결정화 여부를 XRD분석(X-ray diffractometer, Rigaku, Japan)을 통해서 알아보았다. Diffusion barrier인 Ni를 증착 시키지 않고 제작된 시편은 Fig. 3(a)에 나타난 것처럼 Al(220)을 나타내는 45.7°의 peak가 가장 우세한 것으로 나온다. 그러나 열처리 후에 Fig. 4(a)에 나타난 것처럼 Al(200)을 나타내는 65°의 peak가 가장 우세한 것으로 나타났다. 이는 Si과 Al 박막의 Layer exchange 현상에 의한 것으로 설명될 수 있다. 일반적인 AIC는 Si과 Al 박막의 Layer exchange

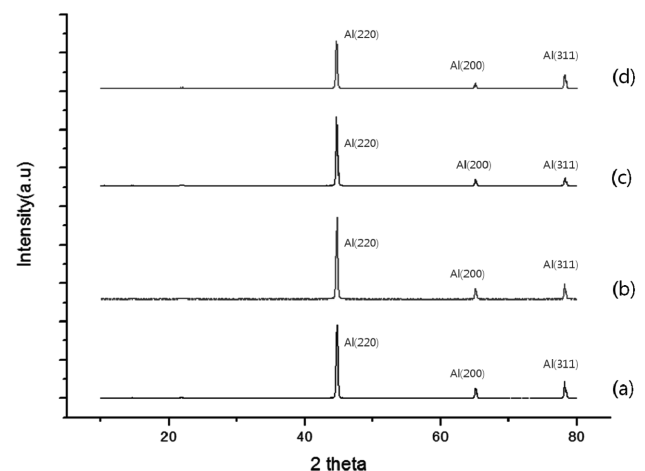


Fig. 3. XRD data of each sample before annealing; (a) Without Ni layer, (b) 25 nm Ni layer, (c) 50 nm Ni layer and (d) 100 nm Ni layer.

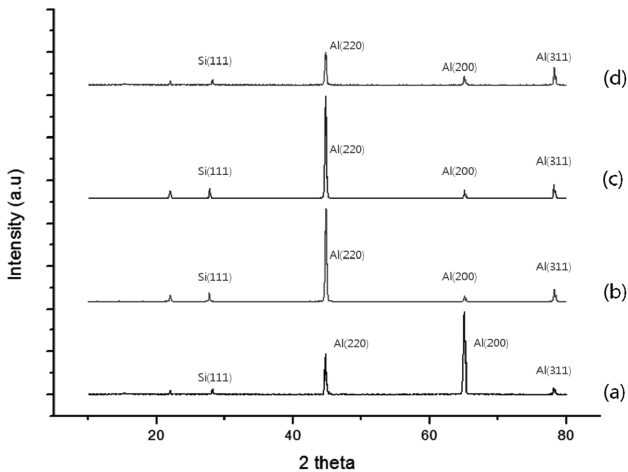


Fig. 4. XRD data of each sample after annealing; (a) Without Ni layer, (b) 25 nm Ni layer, (c) 50 nm Ni layer and (d) 100 nm Ni layer.

현상을 이용해 다결정 실리콘으로 결정화가 이루어지도록 유도한다. 이 Layer exchange는 Solid phase의 Al 내에서 Si의 Solubility가 더 크기 때문에 일어나는 현상을 이용한 것인데 본 연구에선 Al의 두께가 Si보다 더 두껍기 때문에 열처리 동안 Si 원자가 알루미늄 기판 쪽으로 흡수되어 들어가버려 알루미늄 기판 표면이 노출되어 Al(200)의 peak가 가장 우세하게 나타나게 된다. 이와는 다르게 Al(311)을 나타내는  $78.24^\circ$ 의 peak 변동이 없는 것으로 보아 Al(200) 방향으로 재결정화가 이루어진 것으로 생각할 수 있다. 또한 Si의 경우에는 열처리 이후에  $28.7^\circ$  부근에서 Si(111)의 peak가 나타난 것으로 보아 a-Si이 다결정 실리콘으로 결정화가 이루어진 것으로 판단된다.

Fig. 3의 (b)~(d)는 열처리 전에 제작된 시편의 XRD 분석 결과이다. 각각 Ni 박막이 25 nm, 50 nm, 100 nm의 두께로 증착된 것이다. Ni 박막은 비정질 상태로 증착이 되어 peak가 나타나지 않았다. 또한 Fig. 4의 (b)~(d)는 시편들을 열처리 한 후에 얻어진 XRD 분석 결과이다. Ni layer가 증착되지 않은 시편 (a)와 달리 Al(200)의 peak의 큰 변화 없이 a-Si의 결정화가 이루어진 것을 확인할 수 있다. 이것은 표면에 증착된 a-Si이 AIC를 위한 annealing 동안 알루미늄 기판으로 흡수되지 않고 결정화가 이루어진다는 사실을 증명할 수 있는 결과이고, Ni layer가 Diffusion barrier로 Si atom의 알루미늄 기판 내로의 이동을 방지한다는 것을 보여준다. 또한  $64^\circ$ 에서 나타나는 Al(220)에 해당하는 Peak가 AIC를 위한 annealing 이후에 각각 (b)에서는 6%, (c)에선 11%, (d)에선 37%가 감소하는 것을 보인다. 또한 Diffusion barrier를 증착하지 않은 시편과 마찬가지로 Si(111)을 나타내는  $28.7^\circ$ 의 Peak가 나타나면서 표면에 증착된 a-Si의 결정화가 이루어진 것을 확인하였다.

### 3.2. SEM/EDS 분석

XRD분석을 통해 나온 Diffusion barrier의 유무와 두께에 따라 다르게 나타난 결과 확인을 위하여 SEM과 EDS를 통한 분석을 실시하였다. Fig. 5은 각 시편의 표면을 SEM으로 분석한 사진과 EDS를 통해 성분 분석을 한 결과를 보여준다. Fig. 5의 (a)는 Diffusion barrier를 증착하지 않은 시편이며, 표면에 증착된 많은 양의 Si이 annealing 동안에 알루미늄 기판으로 흡수되어 중간 중간 파인 흑색부위를 확인할 수 있다. 검게 나타난 부분(①)은 Si의 결정화가 잘 일어나지 않았거나, 알루미늄 기판으로 흡수되어 드러나게 된 알루미늄 기판의 표면 부분이고, 비교적 하얗게 나온 부분(②)은 a-Si이 annealing을 거치고 성공적으로 결정화된 다결정 실리콘이다. 이는 Fig. 4에 보여진 XRD 분석 결과를 통해서도 확인되었다.

EDS를 통해 이 두 부분의 성분을 확인하면 알루미늄 기판이 드러난 부분은 그렇지 않은부분과 비교했을 때, 상대적으로 Si의 함유량이 적게 나타남을 볼 수 있다. 그러므로 흑색부위가 많이 생길수록 알루미늄 기판으로 흡수되는 Si의 양이 많아짐을 볼 수 있다. (b)는 Diffusion barrier로써 Ni이 25 nm의 두께로 증착된 시편이다. Diffusion barrier가 없는 시편 (a)에 비해 알루미늄 기판으로 Si이 흡수되어 생기는 흑색부위(③)의 빈도가 낮은 것을 확인할 수 있으며, Diffusion barrier가 없는 시편에 비해 Si이 흡수된 양이 현저히 줄어들었다는 것을 확인할 수 있다. 그리고 EDS분석 결과 (a)와 마찬가지로 흑색부위에서는 Si의 함유량이 적게 나오는 것을 볼 수 있다. (c)와 (d)는 각각 Diffusion barrier로써 Ni layer가 50 nm, 100 nm 두께로 증착된 시편의 표면을 관찰한 것이다. (c) 시편은 흑색부위의 크기가 작아지고 분포도가 낮아진 것으로 보아 25 nm 두께의 Ni layer가 증착된 시편보다 Si이 덜 흡수된 것을 확인할 수 있다. 그러나 결정화된 Si 표면에서 흑색부위를 중심으로 해서 균열이 약간 발생된 것을 확인할 수 있었다. 또한 EDS 분석 결과 (a)나 (b)시편에 비해 흑색부위에서 잡히는 Si의 peak를 비교하면 Si의 함유량이 더 많아졌다는 것을 확인할 수 있고, 이것은 곧 증착된 Ni layer가 Si이 알루미늄 기판으로 흡수되는 것을 어느 정도 방지했다는 것을 의미한다. (d) 시편도 표면의 생기는 흑색부위의 빈도가 낮고 표면에 증착되어 있던 Si이 알루미늄 기판으로 흡수되긴 했으나 다른 시편들에 비해 덜 흡수된 걸 확인할 수 있다. 그러나 결정화된 Si 표면에 약간의 막 들뜸 현상을 확인할 수 있는데 이는 Si이 흡수되어 생기는 흑색부위를 중심으로 발생된 Crack에서부터 시작되었다. 이는 annealing 이후 냉각 과정 중에 흘러준 Ar gas로 인해 냉각 속도가 빨라져 Ni layer와 그 위에 증착된

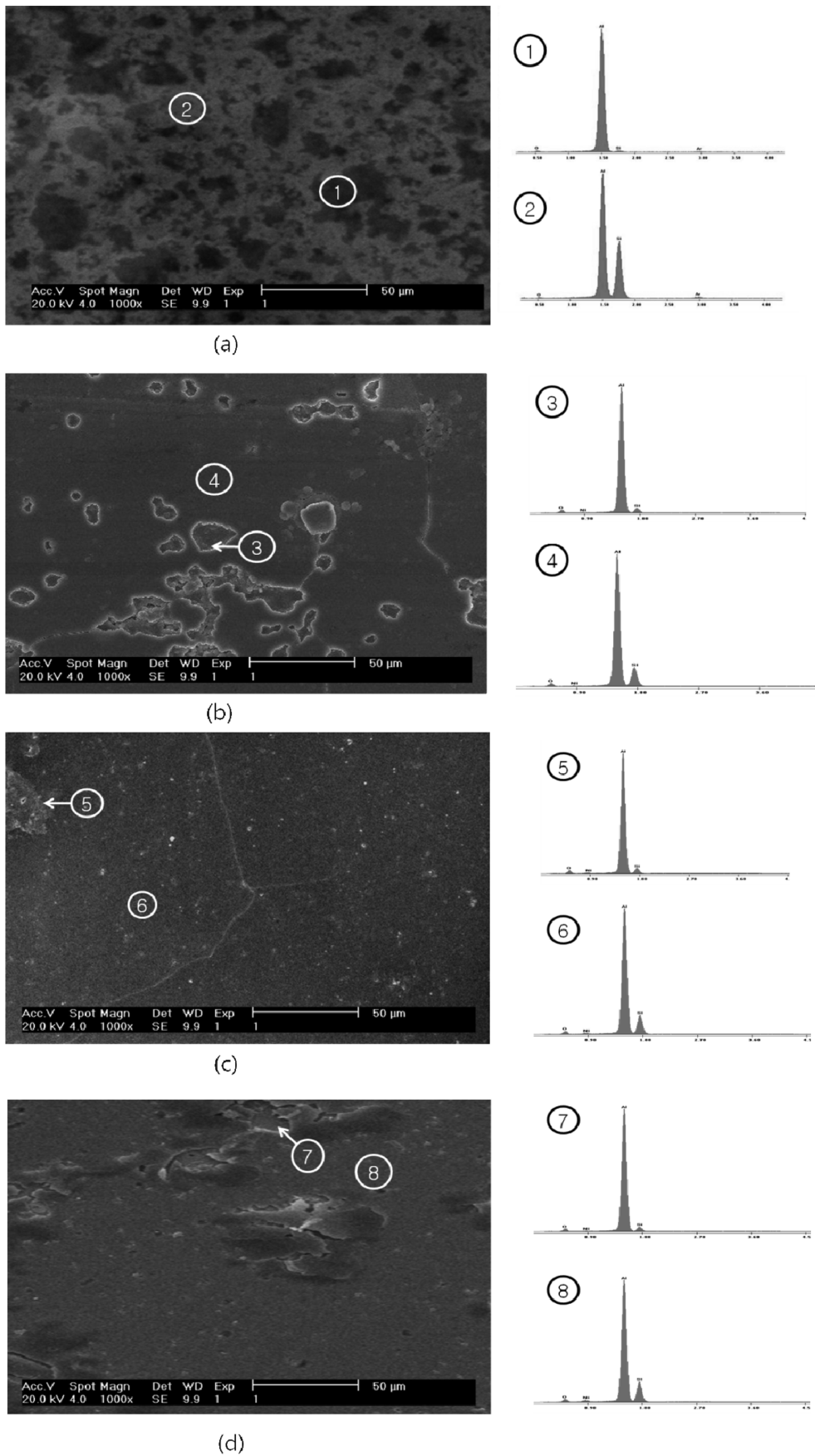


Fig. 5. SEM image of each sample; (a) Without Ni layer, (b) 25 nm Ni layer, (c) 50 nm Ni layer and (d) 100 nm Ni layer.

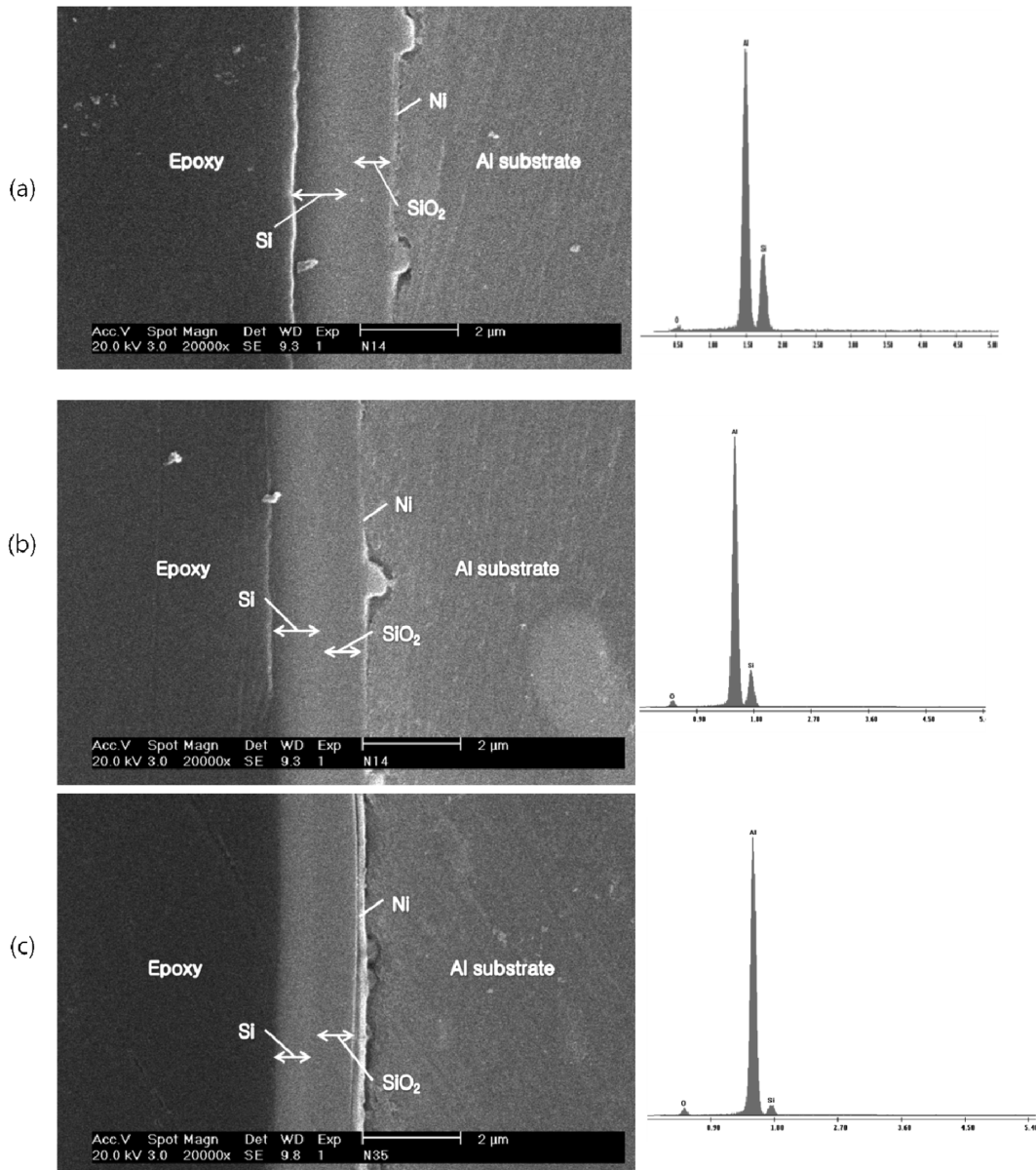


Fig. 6. SEM image of the cross section of each sample; (a) 25 nm Ni layer, (b) 50 nm Ni layer and (c) 100 nm Ni layer.

$\text{SiO}_2$  박막의 CTE(Coefficient of Thermal Expansion) 차이에 의해 막의 분리가 일어나고 그로 인해 Crack을 따라 들뜸 현상이 발생한 것으로 보인다.

Fig. 6의 (a)~(c)는 각각 Diffusion layer로써 Ni layer를 25 nm, 50 nm, 100 nm 두께로 증착하고 결정화를 위한 열처리를 거친 시편의 단면을 SEM을 통해 관측한 사진이다. 열처리 이후에 Ni layer에서 알루미늄 기관 쪽으로 움푹 들어간 모양을 하고 있는 부분이 습식 파우더 분사 처리를 통해 선택적으로 제거되어 Si이 Al에 의해 결정화가 이루어질 수 있도록 되어 있는 부분이며, 알루미늄 기관 쪽으로 표면에 증착 되어 있던 Si 원자가 결정화를 위한 열처리 과정 중에 확산이 진행되어 흡수되어 들어간 부분이다. (a)에서 (c)로 갈수록, 즉 Diffusion

barrier로 사용된 Ni layer가 두꺼워질수록 Si이 알루미늄 기관 쪽으로 확산되는 깊이가 얕아지고 넓이도 줄어들음을 확인할 수 있으며, 이를 통해 확산되는 Si 양이 적어지는 것을 짐작할 수 있다. 예측한 결과대로 Si의 확산이 Ni layer의 두께가 두꺼워질수록 줄어든 것인지를 확인하기 위하여 알루미늄 기관 쪽으로 움푹 들어간 부분의 EDS 분석을 실시하였다. 각각의 샘플들에서 알루미늄 기관 쪽으로 확산된 Si의 양을 측정된 결과, 열처리 이후에 확산된 Si의 양을 (a)를 기준으로 (b)는 63%가 감소하였고 (c)는 91.3%가 감소한 양을 나타내었다. 이를 통해 단면 사진을 통해 확인했던 알루미늄 기관으로 확산된 Si의 양이 점점 줄어들고 있음을 확인할 수 있다. 이 결과들을 통해 Ni layer가 의도했던 대로 알루미늄

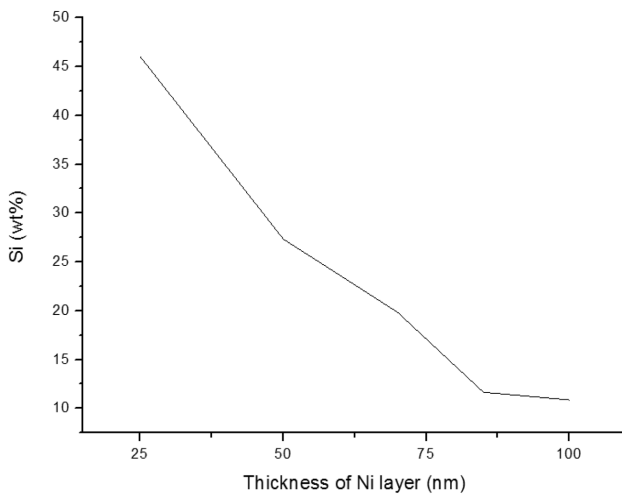


Fig. 7. Si content in Al substrate as a function of thickness of Ni layer.

늄 기판과 그 위에 증착된 Si 사이에서 Diffusion barrier 로써 역할을 해 주고 있음을 확인할 수 있다. 또한 Si이 결정화를 위한 열처리 도중에 접촉한 면적 전체적으로 알루미늄 기판으로 흡수된 것이 아니라 Si의 결정화를 유도하기 위한 습식 파우더 분사 처리에 의해 생성된 선택적인 일부분에서만 확산이 진행된 것을 확인할 수 있다. 또한 Si이 확산된 부분을 확인해보면 Al과 Si이 alloy를 형성하여 존재하고 있음을 알 수 있고, 이는 각 층의 전위차를 줄여줄 Selective Emitter로 활용할 수 있는 가능성을 제공한다.

Fig. 7은 위의 결과를 토대로 Ni 박막 두께에 따라 결정화를 위한 열처리 이후에 알루미늄 기판으로 흡수된 Si의 함유량 변화를 나타낸 그래프이다. Ni layer의 두께가 25 nm일 때는 Si이 알루미늄 기판으로 너무 많이 흡수되어 버려서 오히려 표면에 남아 있는 실리콘의 양이 줄어들게 되어 버리는 문제점이 생긴다. 그러나 50 nm의 두께를 넘어서기 시작하면 흡수된 Si이 30 wt% 이하로 줄어들게 되고 Selective emitter를 형성시키는데 무리가 없을 것으로 여겨진다.

#### 4. 결 론

본 연구는 일반적으로 유리 기판을 사용하여 a-Si의 AIC를 유도하는 과정을 응용 및 변경하여 알루미늄 기판을 이용한 a-Si의 결정화를 유도하는 과정에서 Diffusion Barrier로 Ni 박막을 사용하였을 때 발생하는 영향에 대해 확인하였다. 이 연구에서 얻은 결과를 토대로 분석된 것들을 종합하여 정리하자면 다음과 같다.

1) Diffusion Barrier으로 사용되는 Ni 박막이 없이도 a-Si의 AIC는 가능하나, 알루미늄 기판으로 흡수되는 Si

의 양이 많아 Si층의 보호가 불가능하다.

2) 습식 파우더 분사 처리를 통한 시편들은 선택적으로 제거된 SiO<sub>2</sub> 박막 부분을 통한 a-Si의 결정화는 520°C에서 6시간 동안의 열처리를 통해 Si(111) 결정방향을 나타내는 실리콘으로 결정화 되는 것을 확인하였다.

3) Diffusion Barrier로 사용되는 Ni 박막의 두께가 두꺼워질수록 알루미늄 기판으로 흡수되는 양은 줄어들고 확산되는 두께가 얇아짐을 확인 가능하다. 그러나 Ni 박막의 두께가 50 nm일 때 미세 균열이 간혹 생기고 100 nm일 때는 미세 균열 발생과 함께 SiO<sub>2</sub> 박막의 들뜸 현상이 발생하게 된다.

4) Diffusion barrier로 사용되는 Ni이 100 nm인 경우엔 SiO<sub>2</sub> 박막의 들뜸 현상과 미세 균열이 발생하고, 25 nm인 경우엔 알루미늄 기판으로 흡수되는 Si의 양이 많은 것을 확인하였다. 이것을 바탕으로 Ni 박막의 최적 두께는 알루미늄 기판 쪽으로 Si이 잘 흡수되지 않고 미세 균열의 발생 빈도가 낮은 50 nm 정도로 보여진다.

#### 감사의 글

본 논문은 인천대학교 2010년도 자체연구비 지원에 의하여 연구되었고 이에 감사 드립니다.

#### 참 고 문 헌

- [1] A. Eyer, F. Hass and T. Kieliba, "A zone melting recrystallisation (zmr) processor for 400 mm wide samples", 19th European Photovoltaic Solar Energy Conference (2004) p.7-11.
- [2] Per I. Widenborg and Armin G. Aberle, "Hydrogen-induced dopant neutralisation in p-type AIC poly-Si seed layers functioning as buried emitters in ALICE thin-film solar cells on glass", J. Crystal Growth 306 (2007) 177.
- [3] W. Knaepen, C. Detavernier, R.L. Van Meirhaeghe, J. Jordan Sweet and C. Lavoie, "In-situ X-ray diffraction study of metal induced crystallization of amorphous silicon", Thin Solid Films 516 (2008) 4946.
- [4] O. Tuzun, Y. Qiu, A. Slaoui, I. Gordon, et al., "Properties of n-type polycrystalline silicon solar cells formed by aluminium induced crystallization and CVD thickening", Sol. En. Mat. Sol. Cel. (2010) 1869.
- [5] D. Van Gestel, I. Gordon and J. Poortmans, "Metal induced crystallization of amorphous silicon for photovoltaic solar cells", Physics Procedia 11 (2011) 196.
- [6] Hongkun Cai, Dexian Zhang, et al., "Study on diffusion barrier layer of silicon-based thin-film solar cells on polyimide substrate", Sol. En. Mat. Sol. Cel. 93 (2009) 1959.
- [7] Muller, P. Siffert, "Silicon, evolution and future of a technology", Springer B.H., New York (2004) p.73-92.

- [ 8 ] Bo, N. Yao, S.R. Shieh, et al., "Large-grain polycrystalline silicon films with low intragranular defect density by low-temperature solid-phase crystallization without underlying oxide", *J. Appl. Phys.* 91 (2002) 2910.
- [ 9 ] P. Prathap, O. Tuzun, et al., "Thin film silicon solar cells by AIC on foreign substrates", *Sol. En. Mat. Sol. Cel.* 95 (2011) 544.
- [10] H.-D. Yang, Y.-H. Kil, Kyu et al., "Early stage of heteroepitaxial Ge growth on Si(100) substrate with surface treatments using inductively coupled plasma (ICP)", *J. Korean Crystal Growth and Crystal Technology* 21 (2011) 153.
- [11] H. Jeong, J.-H. Lee and S. Boo, "Investigation of aluminum-induced crystallization of amorphous silicon and crystal properties of the silicon film for polycrystalline silicon solar cell fabrication", *J. Korean Crystal Growth and Crystal Technology* 20 (2010) 254.
- [12] Ozgenc Ebil, Roger Aparicio and Robert Birkmire, "Aluminum-induced crystallization of amorphous silicon films deposited by hot wire chemical vapor deposition on glass substrates", *Thin Solid Films* 519 (2010) 178.
- [13] I. Gordon, L. Carnel, D. Van Gestel, et al., "Fabrication and characterization of highly efficient thin-film polycrystalline-silicon solar cells based on aluminum-induced crystallization", *Thin Solid Films* 516 (2008) 6984.