

이동통신용 RF 신호 검파기 설계

안정식*, 김계국**

A Design of the RF Signal Detector for Mobile Communication

Jeong-Sig An*, Kye-Kook Kim**

요약

본 논문에서는 이동통신 장치에 사용되는 다이오드 검파기와 로그 칩형 검파기를 설계하고 이를 서로 비교하여 그들의 용도를 명확히 제시하였다. 다이오드 검파기는 입력 신호의 세기 $-40\text{dBm} \sim -10\text{dBm}$ 의 변화에 대하여 $0 \sim 0.7\text{V}$ 의 검출 전압이 측정되었으며, 이것은 미세한 신호변화를 검출하기에 적합한 특성을 갖는다. 그리고 로그 칩형 검파기는 입력전력 $-65\text{dBm} \sim 0\text{dBm}$ 의 변화에 대하여 $1.5\text{V} \sim 4.5\text{V}$ 의 출력 전압을 얻었으며, 대체로 넓은 동작범위를 나타내고 있다. 따라서 로그 칩형 검파기는 넓은 입력 신호전력에 대하여 좁은 검출 전압이 측정되어, 그것의 감도가 둔감하게 나타나므로 피크전력 측정에 적합함을 알 수 있다.

Abstract

In this paper, designed a diode detector and a log chip detector for mobile communication, and its application is proposed by compared results. In practice, fabricated a diode detector have showed detection voltage of $0 \sim 0.7\text{V}$ to RF input power of $-40\text{dBm} \sim -10\text{dBm}$, therefore it has suitable characteristic for small variable signal detection. And a log chip detector have showed wide dynamic range of 65dB , and $1.5 \sim 4.5\text{V}$ detection voltage to RF input power of $-65\text{dBm} \sim 0\text{dBm}$, therefore we have found that it suit peak power measurement because it had insensible output detection voltage.

▶ Keyword : mobile, log chip detector, dynamic range, detection voltage

• 제1저자 : 안정식
• 접수일 : 2004.10.11, 심사완료일 : 2004.11.18
* 동서대학교 디지털정보전자과 겸임교수, ** 원주대학교 전자통신과 교수

I. 서론

검파기는 직류성분과 고주파 성분을 발생시키는 반도체 소자의 비선형 특성을 사용하여 만들어 진다. 일반적인 검파기 회로는 적당한 RF 바이패스 소자와 다이오드에 RF 전압이 최대로 걸리도록 하기 위한 DC루프, 검파기 입력부의 정합회로, 그리고 비선형소자로 구성한다[1-4]. 이동통신에 사용되는 RF 신호 검파기는 수신부에서 반송파에 실린 데이터를 추출하거나 송·수신 시스템의 신호세기를 검출하여 이를 제어하고 시스템의 동작 여부를 손쉽게 알 수 있는 가장 일반적인 방법이다[5][6]. (그림 1)은 이동통신 중계 장치의 일부 블록 도를 보여주고 있다. 그림 1에서와 같이, 전력 증폭기 출력 단에서 출력되는 전력의 일부가 방향성 결합기를 통해 추출되어 검파기에 입력된다. 결국 검파기는 신호의 세기, 신호의 변화, 불요파의 크기 등을 검파하여 제어회로에 입력되며, 이러한 정보는 다시 전력증폭기의 이득이나 출력 전력을 조절하는데 이용된다[7].

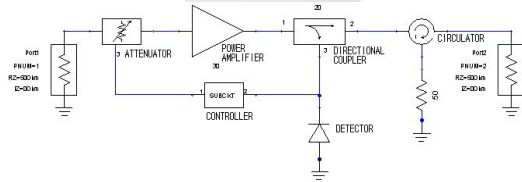


그림 1. 이동통신 중계장치의 블록도
Fig 1. Block diagram of mobile communication repeater system.

본 논문에서는 국내 CDMA 주파수 대역인 880MHz에서 사용되는 다이오드와 로그 칩 검파기 회로를 설계하였고, 그에 따라 다이오드와 로그 칩을 사용한 RF 신호 검파기를 제작하였으며, 이들 결과를 비교 검토함으로써 그 응용 범위를 명확히 제시 하였다.

II. 다이오드 검파기 설계

다이오드 검파기는 신호 검출 전압에 따른 동적영역이 작고 정합을 위한 회로가 커지는 단점이 있으나 작은 신호에도 민감하게 반응하여 미세 변화를 갖는 신호 검출에 적합하고, 바이어스 회로 없이 설계할 수 있는 장점이 있다.

다이오드 검파기는 소신호 소자이기 때문에, 그것의 임피던스는 RF 입력신호에 따라 변화하지 않는다. 따라서 정합회로 설계나 회로를 최적화하기 위한 방법은 기존의 일반화된 기술을 적용할 수 있다. 또한 정합회로는 요구되는 대역폭과 입력 VSWR에 따라 복잡한 구조를 갖는다. 그리고 입력전력의 레벨이 낮은 곳에서는 입력 전압의 제공에 비례하는 비선형 출력전압이 나타나고, 입력전력이 증가함에 따라 입력전압에 비례한 선형적인 출력전압을 얻을 수 있다[1]. 특히, 인접한 2개 이상의 신호가 검파기에 인가될 때, 그것의 포락선은 1개의 신호에 비해 완만하게 변화하여 나타난다. 따라서 CDMA에서와 같이 멀티 톤을 사용하는 시스템에서의 다이오드 검파기는 전력 증폭기의 출력에서 나타나는 IMD(intermodulation distortion)의 발생을 감지하는데 적합함을 알 수 있다. (그림 2)는 일반적인 다이오드 검파기의 회로도도를 보여주고 있다. 여기에서 R_b 는 바이어스 전류를 조절하는 저항이고, RFC는 바이어스 전압을 인가해 주기 위한 초크코일, 그리고 C_b 는 RF 바이패스 콘덴서이다.

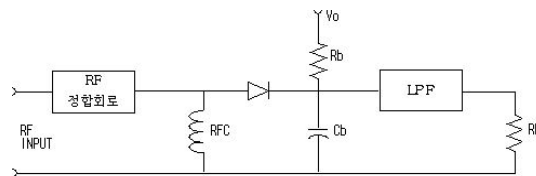


그림 2. 다이오드 검파기 회로
Fig 2. Diode detector circuit.

(그림 3)은 본 논문에서 설계한 다이오드 검파기의 등가 회로를 나타내고 있다. 여기에서 사용한 다이오드는 HSMS-2850이고, 전압 감도(voltage sensitivity)는 약 40mV/ μ W이다.

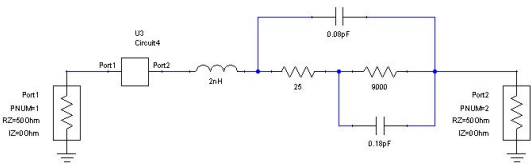


그림 3. 다이오드 검파기의 등가회로
Fig 3. Equivalent circuit of diode detector.

(그림 4)는 다이오드 검파기의 RF 입력 정합회로에 대한 시뮬레이션 결과이며 주파수 880MHz 근처에서 -25dB이하의 반사손실을 나타내고 있다.

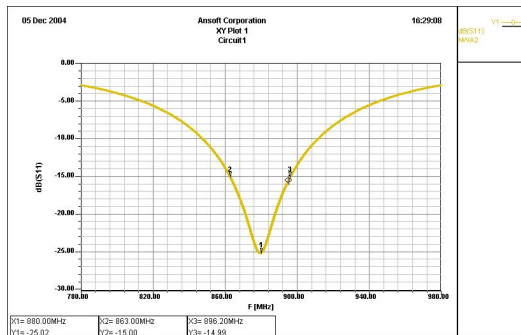


그림 4. 다이오드 검파기의 시뮬레이션 결과
Fig 4. Simulation result of diode detector.

(그림 5)는 실제 제작한 다이오드 검파기를 보여 주고 있다. 이것은 매우 간단한 구조를 이루고 있으며 입력 정합회로는 검파기 회로의 전체적인 크기를 줄이기 위해 루프형태로 설계하였다.

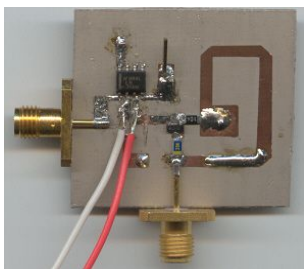


그림 5. 제작된 다이오드 검파기
Fig 5. Fabricated diode detector.

(그림 6)은 (그림 5)에서 제작한 다이오드 검파기의 입·출력 특성을 나타낸 것으로, 입력 신호의 세기가 -40dBm ~ -10dBm의 변화에 따라 출력은 0~0.7V의 DC 검출 전압을 얻었다. (그림 6)에서 보는 바와 같이, 다이오드 검파기의 측정할 수 있는 RF 입력 신호 범위는 약 30dB로 그

영역이 비교적 작고 선형성이 떨어지는 반면, 바이어스 회로를 사용하지 않아도 직류 출력 전압을 얻을 수 있으며 입력력의 미세한 변화에도 민감하게 동작하는 장점을 가지고 있기 때문에 측정 가능한 입력 신호 범위 내에서 미세한 신호 변화에 따라 정확한 검출 전압을 얻는데 매우 적합하다.

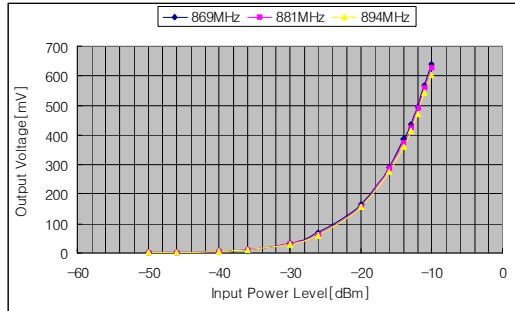


그림 6. 다이오드 검파기의 측정결과
Fig 6. Measurement results of diode detector.

III. 로그 칩을 이용한 검파기 설계

로그 칩형 검파기는 내부적으로 다이오드와 OP-AMP 등을 내장하고 있기 때문에 별도의 추가적인 회로가 필요하지 않으며 간단한 주변회로를 사용하여 RF 신호 입력 포트의 임피던스 정합과 매우 높은 선형성을 얻을 수 있다. 또한, 전체적인 크기는 다이오드 검파기에 비해 작고 충분히 넓은 입력 동작영역을 가지고 있으며, 피크 신호 검출에 적합하다. (그림 7)은 본 논문에서 설계한 로그 칩형 검파기의 입력 정합회로를 나타내고 있다. 여기에서 사용한 로그 칩은 AD-8313이다.

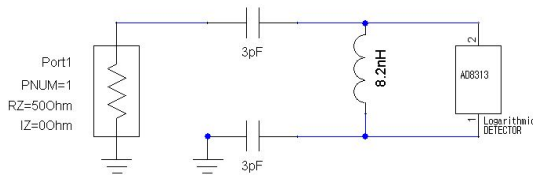


그림 7. 로그 칩형 검파기의 입력 정합회로
Fig 7. Input matching circuit of log chip detector.

(그림 8)은 로그 칩형 검파기의 RF 입력 정합회로에 대한 시뮬레이션 결과이며 주파수 880MHz 근처에서 -40dB이하의 반사손실을 나타내고 있다.

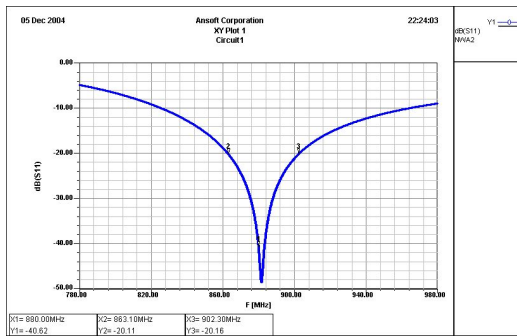


그림 8. 로그 칩형 검파기의 시뮬레이션 결과
Fig 8. Simulation result of log chip detector.

(그림 9)는 로그 칩형 검파기의 응용회로를 제작하여 나타낸 것이다. L, C 칩을 사용한 정합회로 구성으로 구조가 매우 간단함을 볼 수 있다.

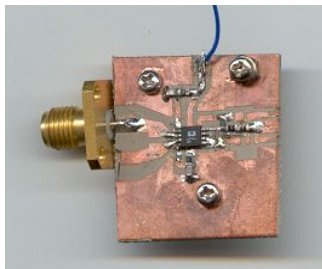


그림 9. 제작된 로그 칩형 검파기
Fig 9. Fabricated log chip detector.

(그림 10)은 로그 칩형 검파기의 출력 특성을 나타낸 것으로, 넓은 입력 범위 -65dBm~0dBm의 변화에 대하여 1.5V~4.5V의 출력 전압을 얻었다.

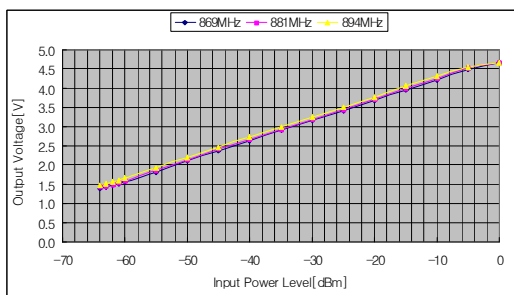


그림 10. 로그 칩형 검파기 측정결과
Fig 10. Measurement results of log chip detector.

(그림 10)에서 보는 바와 같이, 로그 칩형 검파기는 입력 RF 신호 범위 내에서 매우 선형적인 동작을 하고, 출력

전압의 크기가 바로 제어 시스템의 입력으로 사용할 수 있기 때문에 부가적인 회로를 필요로 하지 않아 전체적인 회로의 크기를 줄일 수 있으며, 많은 반송파가 입력되어도 최대 신호만을 검출하며, 입력 신호 변화에 비교적 민감하지 않기 때문에 잡음이나 스푸리어스와 같은 불요파가 공존하는 신호 검출에 매우 적합하다.

IV. 검토

본 논문에서는 다이오드 검파기와 로그 칩형 검파기를 설계·제작하여 그들의 측정 결과를 비교 분석하였다. <표 1>은 이들 검파기의 측정 결과를 비교하여 나타낸 것이다.

표 1. 다이오드와 로그 칩형 검파기의 측정결과
Table 1. Measurement results of diode and log chip detector.

구 분	다이오드 검파기	로그 칩형 검파기	
사용주파수 대역	880MHz 대역	880MHz 대역	
RF 측정 범위	-40~-10dBm	-65~0dBm	
검출 전압 범위	0~0.7V	1.5~4.5V	
출력 특성	비선형	선형	
가율기	-30~-20dBm	13mV/dB	46mV/dB
	-20~-10dBm	47mV/dB	
동작영역	30dB	65dB	

<표 1>에서 보는 바와 같이, 동일한 사용 주파수 대역에서 로그 칩형 검파기의 검출 전압은 다이오드 검파기에 비해 더 넓고 크게 나타났으며, 그것의 출력 특성은 다이오드 검파기는 비선형성을 갖는 반면 로그 칩형 검파기는 선형적인 성질을 보였다. 그리고 이것의 가율기는 다이오드 검파기의 경우 -20dBm~-10dBm의 입력 전력에 대하여 47mV/dB이고, 로그 칩형 검파기는 전체 입력 범위에 걸쳐 46mV/dB이다. 따라서 -20Bm~-10dBm의 입력 신호 전력 범위에서 다이오드 검파기가 입력 신호에 대한 출력 검파 전압이 더 민감하게 나타났으나 전체적인 검파 특성은 로그 칩형 검파기의 동작영역이 65dB로 훨씬 우수한 특성을 나타냈다.

V. 결론

본 논문에서는 RF 신호 검출을 위한 다이오드와 로그 칩형 검파기의 간단한 설계회로를 제시하였으며, 또한 이를 제작하여 두 가지 경우의 측정결과를 비교 검토하였다. 그 결과 다이오드 검파기는 입력 측정 범위가 작고 선형성이 떨어지나 별도의 바이어스 회로를 부가하지 않아도 검출 전압을 얻을 수 있으며, 멀티톤에 대한 포락선의 검파가 1톤에 비해 뚜렷한 차이를 보이기 때문에 CDMA와 같이 멀티톤을 사용하는 이동통신용 선형전력증폭기의 신호검출에 적합하다. 그리고 로그 칩형 검출기는 입력 측정 범위가 넓고 선형적으로 동작하며, 멀티톤에 둔감하여 잡음이나 유사 불요파가 존재하는 이동통신 장치의 수신부 모듈의 신호 검파에 유리함을 알 수 있다.

참고문헌

- [1] Inder B., Prakash B., Microwave Solid State Circuit Design, John W. & Sons, 1988.
- [2] Schottky, W., Naturwiss., Vol. 26, p.843, 1938.
- [3] Howes, M. J., and D. V. Morgan, Variable Impedance Device, Wiley-Interscience, pp. 51-62, 1978.
- [4] S. A. Mass, Microwave Mixers, Artech House, Dedham, Mass, 1986.
- [5] 안정식, “저 전력 에러 증폭기에 의한 전방배환 선형화기 효율 개선에 관한 연구”, 박사학위 논문, 건국대학교, 2000.
- [6] 김민호, “이동 무선 환경에서의 TCM 및 MTCM의 성능 비교 평가”, 한국컴퓨터정보학회, 5권 4호, 2000.
- [7] 박지언, 박재운, 변진식, “GPS수신기용 저잡음 증폭기의 설계 및 구현”, 한국컴퓨터정보학회, 5권 1호, 2000.

저자 소개



안정식

1992년 2월 건국대학교 전자공학과 (공학사)
 1994년 8월 건국대학교 전자공학과 (공학석사)
 2000년 2월 건국대학교 전자공학과 (공학박사)
 1998년 7월 (주)씨티이 중앙연구소 선임연구원
 2002년 8월 (주)웨이브컴 부설연구소 연구소장
 2004년 9월 블루솔텍(주) 부설연구소 부 연구소장
 현재 동서울대학 디지털정보전자과 겸임교수/KMC 테크놀로지 연구소장
 <관심분야> 이동통신 증계기, RF 모듈, RFID



김계국

- 원광대학교 전자공학과 졸업
- 숭실대학교 대학원 전자공학과 졸업 (석사)
- 건국대학교 대학원 전자공학과 졸업 (박사)
- 한국컴퓨터정보학회 이사
- 한국정보기술학회 이사
- 문예지 시마을 신인상으로 시인등단
- 현재 국립 원주대학 전자통신과 교수