

중소형 TFT-LCD용 범용 LDI 제어기의 설계 및 FPGA 구현

이 시 현*

The design and FPGA implementation of a general-purpose LDI controller for the portable small-medium sized TFT-LCD

Si-Hyun Lee *

요 약

본 논문에서는 휴대 가능한 중소형(4~9인치 크기)의 정보단말기에 사용되는 TFT-LCD(Thin Film Transistor addressed -Liquid Crystal Display)의 LDI(LCD Driver Interface) 제어기(controller)를 제조사와 크기에 관계없이 사용할 수 있는 표준화된 범용 TFT-LCD의 LDI를 설계하고 FPGA(Field Programmable Gate Array)로 구현하였다. 설계한 LDI 제어기는 FPGA 테스트 보드(test board)에서 검증하였으며, 상업용 TFT-LCD 패널에서 시험결과 안정적으로 상호 동작하였다. 설계한 범용 LDI 제어기의 장점은 LCD의 제조사와 크기에 관계없이 그 동작을 표준화시켜 설계하였으므로 향후 모든 패널내의 SoG(System on a Glass) 모듈 설계에 적용할 수 있는 것이다. 그리고 기존의 방식에서는 LCD 제조사별, 패널 크기별로 별개의 LDI 제어기 칩을 개발하여 사용하지만, 설계한 LDI 제어기는 모든 휴대 가능한 중소형 패널을 구동시킬 수 있어서 IC의 공급가, AV 보드와 패널의 제조 원가 하락을 가져올 수 있으며 가까운 장래에는 보다 우수한 기능의 패널을 제작하기 위한 TFT-LCD 패널 모듈의 SoG 개발이 필연적으로 요구되고 있다. 연구결과는 TFT-LCD 패널을 더욱 소형화, 경량화 그리고 저가격화가 가능하여 기술 및 시장 경쟁력을 선점할 수 있다. 또한 향후 많은 수요가 예상되는 이동형 정보단말기에 사용되는 TFT-LCD 패널 모듈의 SoG IC(Integrated Circuit) 개발과 제작을 위한 기초 자료로서 활용될 수 있다.

Abstract

In this paper, a new design of LDI controller IC for general purpose is proposed for driving the LDI(LCD Driver Interface) controller in 4~9 inches sized portable small-medium TFT-LCD(Thin Film Transistor addressed -Liquid Crystal Display) panel module. The designed LDI controller was verified on the FPGA(Field Programmable Gate Array) test board, and was made the interactive operation with the commercial TFT-LCD panel successfully. The purpose of design is that it is standardized the LDI controller's operation by one LDI controller for driving all TFT-LCD panel without classifying the panel vendor, and size. The main advantage for new general-purpose LDI controller is the usage for the design of all panel's SoG(System on a Glass) module because of the design for the standard operation. And in the previous method, it used each LDI controller for every LCD vendor, and panel size, but because a new one can drive

• 제1저자 : 이시현
• 접수일 : 2007. 8.10, 심사일 : 2007. 8.14, 심사완료일 : 2007. 8.16.
* 동서울대학 정보통신과

all portable small-medium sized panel, it results in reduction of LDI controller supply price, and manufacturing cost of AV(Audio Video) board and panel. In the near future, the development of SoG IC(Integrated Circuit) for manufacturing more excellent functional TFT-LCD panel module is necessary. As a result of this research, the TFT-LCD panel can make more small size, and light weight, and it results in an upturn of domestic company's share in the world market. With the suggested theory in this paper, it expects to be made use of a basic data for developing and manufacturing for the SoG chip of TFT-LCD panel module.

▶ Keyword : TFT-LCD, LDI, FPGA, SoG

I. 서 론

최근의 정보화 사회에서 많이 사용되고 있는 휴대형 고성능 정보단말기는 멀티미디어 정보를 입력하고 출력하기 위한 방법으로 TFT-LCD(Thin Film Transistor addressed -Liquid Crystal Display)가 주로 사용되고 있으며 휴대를 위한 소형 및 고성능의 LCD 및 드라이브가 요구되고 있다. 2000년 초부터 중소형 TFT-LCD 패널을 판매해 온 일본, 대만의 선발 업체와 달리 국내에서는 아날로그 패널이 2003년 중반부터 시장에 진입하였고, 디지털 패널은 2004년 중반부터 시장에 진입하였다. 그 결과 패널의 시장 점유율 상승을 쉽게 이루지 못하고 있다. 장래의 보다 우수한 기능의 패널을 위한 TFT-LCD 패널 모듈의 SoG(System on a Glass) 개발은 필수적이지만, 관련 부품의 표준화와 AV(Audio Video) 메인 보드의 여러 칩 셋(chip set)을 동일한 공정을 이용하여 통합 원칩으로 개발해야 하는 숙제를 안고 있다. 이러한 기술 접근 방향은 장래 국내 업체의 세계 시장 점유율상승과 절대적으로 밀접한 관계가 있다. 따라서 본 논문에서는 휴대 가능한 4~9인치 크기의 중소형 정보단말기에 사용되는 TFT-LCD의 LDI(LCD Driver Interface)를 제조사와 LCD의 크기에 관계없이 사용할 수 있는 표준화된 범용 TFT-LCD의 LDI를 설계하고 FPGA(Field Programmable Gate Array)에서 구현하는 방법을 제안한다.

연구결과의 가장 큰 기대 효과는 향후 패널 SoG 칩 모듈의 설계에 포함되어 우수한 기능을 가지는 패널개발에 대한 경쟁력을 가져올 수 있고 현재 시장에서 저렴한 칩을 공급하여 AV 보드의 제조 원가 하락을 유도할 수 있어 기술 및 시장 경쟁력을 선점할 수 있다. II장에서는 TFT-LCD 패널용 LDI 제어기의 구조에 대해서 설명하고, III장에서는 중소형 TFT-LCD의 범용 LDI 제어기를 설계하고 FPGA로 구현하는 방법을 제시한다. IV장에서는 결론은 맺는다.

II. TFT-LCD 패널용 LDI 제어기의 구조

II-1. TFT-LCD 패널의 구조

TFT-LCD 패널의 모듈은 크게 백라이트, 유리 기판, TFT 배열, 액정, 컬러 필터, LDI 칩 등으로 구성된다 [1][2][7][8]. 그림 1은 아모폴리스 실리콘(a-Si) TFT-LCD 패널의 구조이다. TFT-LCD 패널은 백라이트(back light)에서 밝혀진 빛은 모듈내의 각 층을 투과하고, 컬러 필터를 통해서 각 화소의 적색, 녹색, 청색을 표현하게 된다. 각 화소의 밝기 제어는 TFT 배열 기판과 컬러 필터 기판 사이 전압의 양을 조정해서 액정의 분자 배열을 바꾸고, 투과되는 빛의 방향을 조절하면 가능하다. TFT 배열의 각각의 TFT 단자는 2개의 게이트, 데이터 라인을 이용해서 격자 모양의 교차점에 위치한 TFT를 온-오프(on-off)하여 제어한다.

이 제어 기능은 LCD 모듈내의 PCB(Printed Circuit Board) 기판에 실장된 LDI 칩이 수행한다[1][2][7][8].

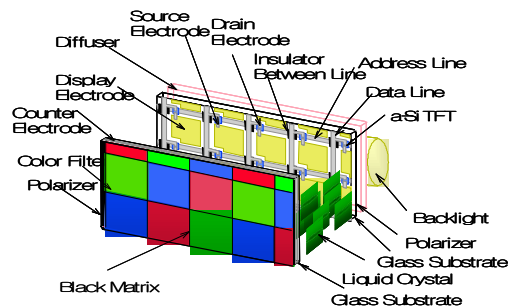


그림 1. a-Si TFT-LCD 패널의 구조
Fig. 1. The structure of a-Si TFT-LCD panel

그림 2는 TFT 배열 기판 위에 만들어진 격자 모양의 TFT 소자들을 보여준다. LDI 칩(column, row driver)의

기능은 격자 모양의 TFT 배열들을 제어하는 것이다. 열(column)의 게이트(gate) 단자들은 행(row) 드라이버 IC, 행의 소오스(source) 단자들은 열 드라이버 IC가 각각 제어한다. 패널의 화소들은 화면의 좌우상하 순서로 시간의 흐름에 따라 처리된다. 즉, 게이트와 소오스의 드라이버가 동시에 온시킨 격자 모양 교차점의 TFT 소자가 특정 시간 동안 켜져서 영상 정보가 출력된다. 패널의 모든 TFT들은 순차적으로 온과 오프 처리된다[1][2][7][8].

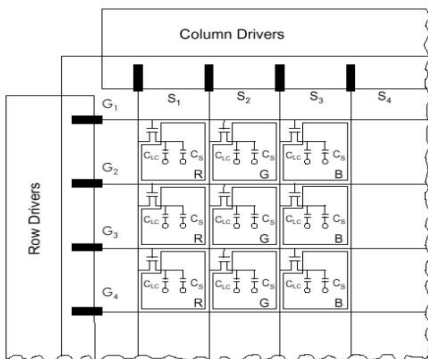


그림 2. TFT 배열의 구조
Fig. 2. The structure of TFT array

그림 3은 한 개의 TFT 화소의 구조를 보여준다. 하나의 화소는 적색, 녹색, 청색으로 구성된 3개의 도트로 구성된다. 각 도트의 TFT는 소오스 라인(영상신호 전달)과 게이트 라인(TFT의 on/off 신호 전달)으로 구성되어 있으며, 이러한 하나의 TFT는 TFT 기관 전극과 컬러 필터 기관 전극 사이에 전압의 양을 조절해서 액정의 분자 배열을 조정한다. 이렇게 액정의 분자 방향이 바뀌면 액정 층에 투과되는 빛의 방향이 변하여 최종적으로 영상 정보가 구성된다 [7][8].

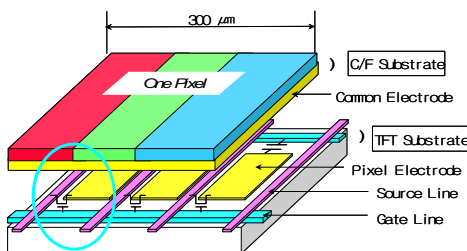


그림 3. 하나의 TFT 화소의 구조
Fig. 3. The structure of a TFT pixel element

II-2. TFT-LCD용 LDI 제어기 기능

TFT-LCD용 LDI 제어기는 응용 제품의 메인 보드(main board)에서 처리된 영상 신호를 TFT-LCD 모듈내의 LDI 칩(source, gate driver)으로 전달하고, LDI 칩의 구동에 필요한 다양한 제어 신호를 생성한다. 그림 4는 LDI 제어기의 기능 블록 다이어그램이다. LDI 제어기의 가장 주요한 기능은 LDI 구동용 칩의 제어 신호의 생성과 패널의 각 수평, 수직 좌표에 출력될 영상 정보의 제어 신호의 생성이다. 이들 신호는 패널 종류별 LDI 칩의 동작 요구 조건을 충족해야 한다. 영상 처리 칩에서 출력한 영상 정보를 TFT-LCD 패널에 디스플레이하기 위해서는 각 화소의 TFT 소자를 시간의 변화에 따라 정확히 온-오프 클럭(on-off clock) 처리해야 한다. 이를 위해서는 영상 처리 칩과 영상의 수평, 수직 주파수의 PLL(Phase Lock Loop) 동기는 필수적이다. 만약 영상 PLL 동기와 LDI 구동 제어 신호를 정확하게 동작시키지 못하면 패널의 영상 정보는 잡음 때문에 선명하게 출력되지 않는다.

표 1은 LDI 제어기 칩에 대한 주요 신호의 기능과 특성이다. 게이트와 소오스 드라이버 칩의 구동을 위한 신호들과 영상 처리 칩과의 동기를 위한 신호들이 필요하다 [9][10][11].

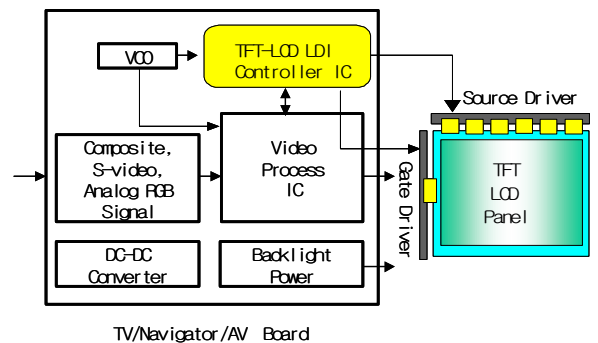


그림 4. LDI 제어기의 블록 다이어그램
Fig. 4. The block diagram of LDI controller

표 1. LDI 제어기의 신호 및 설명
Table 1. The signal and description of LDI controller

용도	신호	설명
영상 처리 동기	CSYNC	영상 수평 동기용 입력 신호
	HSYNO	영상 수평 동기용 출력 신호
	CPI	PLL 동기용 입력 신호
	CPO	PLL 동기용 출력 신호
소오스 드라이버	HOE	소오스 드라이버 활성화
	HSTARTL	수평 화면의 좌측 출발 활성화
	HSTARTR	수평 화면의 우측 출발 활성화
게이트 드라이버	VOE	수직 화면의 활성화
	CKV	수직 화면의 라인 이동 활성화

III. TFT-LCD의 범용 LDI 제어기 설계 및 FPGA 구현

III-1. 범용 LDI 제어기의 요구 사항

후대 가능한 중소형 TFT-LCD 패널의 LDI 칩을 구동하는 새로운 표준의 범용 LDI 제어기를 설계하기 위해서 FPGA(Xilinx™) 상에서 VHDL(VHSIC Hardware Description Language)을 사용하여 설계하고 이를 상용화된 AV 보드에서 성능을 검증하고 LCD 제조사와 LCD의 크기에 무관하게 동작되는 것을 확인한다. 기존의 LDI 제어기 칩은 LCD 제조사, LCD의 크기별로 각 한 개씩 설계하고 개발되었지만, 제안하는 새로운 범용 LDI 제어기는 그 동작을 표준화시켜 설계하여 한 개의 칩으로 여러 종류의 후대 가능한 중소형 TFT-LCD 패널을 구동하도록 설계한다. 따라서 후대 가능한 중소형 TFT-LCD의 범용 LDI를 설계하기 위해서는 다음과 같은 사항을 고려하여 설계해야 한다.[1][2][7][8].

첫째, LDI 제어기가 범용으로 패널을 구동시키려면 패널 모듈내의 LDI 칩이 필요한 신호들을 용도별로 구분해서 신호의 숫자와 동작 레벨 등의 상호 동작을 표준화해야 한다. LDI 제어기의 각 신호는 패널 모듈내의 LDI 칩으로 전송되므로 결국 패널의 LDI 칩의 동작 타이밍과 동일하다. 그러나 이미 방송 영상신호의 출력에 관한 표준화 되었지만 패널 모듈내의 LDI 칩의 신호 숫자와 동작 레벨은 칩 개발 회사마다 약간씩 다르다. 또한 각 제조사는 패널내의 LDI 칩의 신호 규격 특성이 표준 동작과 약간 상이해도 이에 관

계없이 개발, 제조한다. 각 패널의 차이점은 해상도, 화소 수, 패널 크기, TFT 배열 등의 요소에 따라 특성이 다를 뿐이기 때문이다. 결국 2개 칩의 상호 동작을 보정하는 방법은 각 LDI 칩마다 다른 신호들의 고유한 기능(동작 레벨 등)을 LDI 제어기가 자체 보상해서 생성, 전송해야 한다 [3][9][10][11]. 그림 5는 LDI 제어기의 주요 신호들의 타이밍 규격이다.

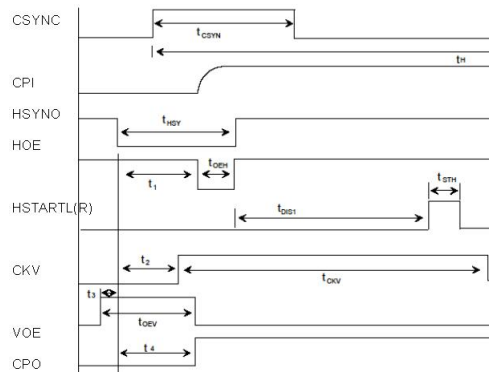


그림 5. LDI 제어기의 신호 타이밍 규격
Fig. 5. The signal timing specification of LDI controller

둘째, LDI 제어기는 패널 내의 LDI 칩이 필요한 방송 영상과 관련 제어 신호의 타이밍 간격 등을 표준 규격화하여 생성해야 한다. 즉, 방송 표준과 관련된 신호는 LDI 칩의 종류에 관계없이 표준에 맞추어 생성해야 한다. 표 2는 국내의 3개 패널 업체에서 제조한 480x234 해상도, 7인치 패널의 LDI 칩의 주요 신호의 타이밍 규격이다.

단위는 μsec이다. 각 신호의 타이밍이 업체 패널마다 다르다. 아날로그 방송의 NTSC(National Television System Committee), PAL(Phase Alternating Line) 규격이나 디지털 방송의 영상 규격은 표준화되어 있다. 그러므로 특정 영상의 수평, 수직 주파수는 응용 제품에 동일하게 적용되므로 패널에 출력되는 영상도 표준 방식으로 출력되어야 한다. 비록 현재 패널 업체의 LDI 칩의 해당 신호들이 이런 영상 표준과 일부 상이하게 타이밍을 요구하지만, LDI 제어기가 표준 규격화하여서 관련 신호를 생성, 전송하면 문제가 되지 않는다[3][4][5][6][9][10][11].

표 2. 회사별 패널의 LDI IC의 신호 타이밍 규격
Table 2. The signal timing specification of LDI IC for vendor's panel

신호	심벌	삼성전자	LG필립스LCD	AUO
CSYNC	tCSYN	4.7	4.7	4.7
수평영상시간	tH	63.5	63.5	63.5
HSYNO	tHSY	4.69	4.7	4.62
HOE	t1	N/A	3.927	3.38
	tOEH	N/A	0.773	1.22
HSTARTL	tDIS1	9.62	7.371	8.28
	tSTH	0.102	0.103	0.103
CKV	t2	2.95	1.86	3.74
	tCKV	10.09	15.875	4.18
VOE	t3	1.46	-3.155	0.816
	tOEV	3.85	1.545	5.4
CPO	t4	N/A	4.7	3.26

셋째, LDI 제어기는 패널 크기별로 다양한 화소 수에 따라 출력 영상을 스케일링하고, VCO(Voltage Controlled Oscillator) 주파수와 관련 기능을 표준화해야 한다. 패널에 출력되는 영상의 크기는 패널 종류별로 고정되지만, 패널로 유입되는 영상은 표준화되어 있고, 영상 종류도 다양하다. 대표적으로 SD 영상 규격은 480i, 480p, 576i, 576p 등이 있다[1]. 영상 스케일링의 기능은 그림 4의 블록 다이어그램처럼 LDI 제어기 칩이 VCO를 이용해서 영상 처리 칩과 LDI 제어기내의 PLL 기능이 입력 영상을 수평, 수직 동기화시켜야만 구현 가능하다. 이 PLL 동기 구현도 LDI 제어기 칩마다 상이하고, 동일한 화소 수를 처리한 경우라도 사용하는 VCO 주파수가 다르다. 그러므로 LDI 제어기는 다양한 방송이 입력되더라도 VCO 주파수를 방송 표준과 패널 화소 수에 맞추어서 사용하고, 연동하는 PLL 기능을 구현하고, 관련 제어 신호들을 표준화하여 LDI 칩으로 전송해야 한다. 만약 이러한 기능을 새로운 범용 LDI 제어기가 수행한다면 향후 동일한 크기의 패널에서 서로 다른 화소 수의 패널이 개발되더라도 LDI 제어기의 기능 수행에는 문제가 없게 된다.

III-2. 범용 LDI 제어기의 설계 방법

범용 LDI 제어기 설계의 가장 근본 요소는 FPGA AV 테스트 보드로 입력되는 영상 신호의 표준 방식을 분석하고, 이 영상의 수평, 수직 주파수를 기초로 해서 패널 화면에 영상이 출력되도록 LDI 제어 신호의 타이밍을 계산하는 것이다. 표 3은 525i, 525p, 625i, 625p 비디오 시스템의

영상 신호의 개요를 보여준다. 이들 영상 방식의 수직, 수평 주파수와 수평 라인 영상의 블랭킹(blanking) 구간 시간은 다르지만, 수평 동기 시간은 동일한 출력 방식일 경우에는 동일하다. 그러므로 이 차이점을 이해하고, 이를 이용한다면 LDI 제어기의 신호 타이밍을 설계하는데 매우 유용하다 [3][4][5][6].

표 3. 영상 신호의 종류 및 사양
Table 3. The type and specifications of video signals

방송방식	출력방식	수평주파수	수평동기 시간	blanking 시간
NTSC (525)	interlace	15.734 khz	4.70 usec	5.111 usec
	progressive	31.468 khz	2.35 usec	2.556 usec
PAL (625)	interlace	15.625 khz	4.70 usec	5.333 usec
	progressive	31.250 khz	2.35 usec	2.667 usec

첫째, 신규 설계 제안하는 범용 LDI 제어기는 패널로 입력되는 영상의 수평 라인 동기(HSYNO) 신호를 기초로 해서 LDI 칩이 필요한 모든 영상 출력과 패널 제어 신호의 타이밍 간격 등을 표준 규격화하여 자동 생성한다. 표 4는 FPGA AV 테스트 보드로 입력되는 영상 신호의 표준 방식이 표 3의 출력 방식 중에서 비월주사(interlace)일 경우에 범용 LDI 제어기의 각 신호의 타이밍을 설계한 것이다. 단위는 μsec 이다. 입력 영상이 NTSC, PAL 방식 중 어떤 것이냐에 따라 각 신호의 타이밍 구간은 자동으로 판별하여 계산하도록 설계하였다. 두 방송 방식의 구분과 입력 영상의 출력 방식 형태의 구분은 수직 주파수를 분석해서 순차 주사, 또는 비월주사를 결정하고, 수평 주파수도 자동으로 조정되고, 이에 근거해서 LDI 제어기의 관련 신호의 타이밍은 자동으로 계산하고 생성된다. 또한 패널의 해상도는 화소수를 결정하므로 제어 신호의 타이밍 클럭 숫자에 큰 영향을 미친다. 영상이 패널 화면에 좌우로 쓸림 없이 출력되기 위해서는 수평 주파수를 조정할 때에 영상 동기 PLL를 정확히 제어해서 시스템 클럭을 단위 Hz 값까지 원하는 수치로 유도해야 한다. 수평 주파수의 PLL 동기는 LDI 제어기 기능에서 매우 중요한 부분이다.

표 4. 설계한 범용 LDI 제어기의 신호 타이밍
Table 4. The signal timing for a designed general-purpose LDI controller

신호	심벌	NTSC	PAL
CSYNC	tCSYN	4.7	
수평영상시간	tH	63.556	64
HSYNO	tHSY	4.7	
HOE	t1	tHSY	

	t _{OEH}	t _{HSY} * 1/8	
HSTARTL	t _{DIS1}	5.111	5.333
	t _{STH}	0.102	
CKV	t ₂	t _{HSY} * 1/2	
	t _{CKV}	t _{HSY} * 1/2	
VOE	t ₃	- t _{HSY} * 1/2	
CPO	t _{OEV}	t _{HSY} * 1/2	
	t ₄	t _{HSY} * 1/2	

둘째, 범용 LDI 제어기는 패널에 출력되는 영상의 스케일링을 위해서 사용하는 VCO 주파수를 방송 영상 표준 문서에 명시된 샘플링 주파수들을 사용한다[3]. 이에 근거해서 LDI 제어기의 PLL 기능을 구현하였다. 이런 설계 방법은 기존 LDI 제어기와 달리 패널 내의 LDI 칩을 제어하기 위한 모든 신호의 타이밍을 계산할 때에 상당히 단순해져서 표준화하기에 매우 우수한 장점이 있다. 표 5는 패널의 화소 수에 맞는 영상을 스케일링하기 위해서 사용하는 샘플링 주파수의 설계이다.

표 5. 설계한 범용 LDI 제어기의 VCO 주파수
Table 5. The VCO frequency for a designed general-purpose LDI controller

패널의 화소 수	VCO 주파수	초당 프레임 전송율			
		interlace		progressive	
		480	576	480	576
1024	39.33	29.97	25	59.94	50
960	36.00				
864	32.75				
768	29.50				
720	27.00				
704	27.00				
640	24.54				
544	20.86				
528	19.80				
480	18.00				
352	13.50				
320	12.27				

주파수의 단위는 MHz이고, 전송율의 단위는 Hz이다. 입력 영상이 비월주사, 또는 순차 출력 방식이나 하는 결정은 LDI 제어기가 한 필드의 영상 수직 라인을 카운트하여서 자동으로 판별하고, PLL은 480, 576 비디오 시스템에 따라 입력 영상의 수평 동기를 위해서 수평 동기 주파수를 자동 보정한다.

III-3. 범용 LDI 제어기의 개발 환경

설계한 TFT-LCD용 범용 LDI 제어기의 설계는 Xilinx™ FPGA 디바이스와 SETM 6.3i 설계 툴을 사용하였다. 또한 설계한 범용 LDI 제어기 설계를 검증하기 위한 FPGA 테스트 보드는 상업용으로 판매하고 있는 TFT-LCD AV 보드를 사용하였으며 설계한 LDI FPGA를 사용 AV 보드에 대체하여 제작하였다. H한 설계한 범용 LDI 제어기의 성능을 검증하기 위해서 3개 회사의 주요 패널 업체의 상업용 패널 제품을 사용하여 검증하였다. FPGA 보드로 입력되는 영상은 DVD(Digital Versatile(video) Disk) 플레이어로부터 입력되거나 NTSC, PAL 방식의 TV 패턴 발생기로부터 입력하였다.

FPGA 테스트 보드 제작은 그림 4의 AV 보드의 블록 다이어그램과 같이 특정 패널을 구동하기 위해서는 파워, 영상 처리, DC-DC 컨버터, VCO 등의 회로를 각 패널별로 최적화해서 제작해야 한다. 그러나 실제 상업용 테스트 AV 보드만큼 동작하는 FPGA 보드를 자체적으로 개발, 제작하기가 쉽지가 않고, 다양한 패널 종류별로 제작하는 것은 여러 가지 문제점이 있다. 그래서 범용 LDI 제어기의 VHDL 설계를 검증하기 위해서 제작이 용이하고, FPGA 보드 동작이 정확한 방법으로 설계하였다. 표 6은 FPGA 설계에 사용한 자일링스(Xilinx™) FPGA SpartanXL 칩인 XCS20XL과 XC9500 칩인 XC95144 디바이스의 제품 사양이다. 표 7은 범용 LDI 제어기의 VHDL 설계 검증용으로 제작한 총 7개의 PGA 보드이다.

표 6. LDI 설계에 사용한 FPGA 디바이스 사양
Table 6. The FPGA device specifications used LDI design

디바이스	매크로셀	가용 게이트수	최대 주파수	패키지
XC95144	144	3200	83 Mhz	VQ100
XCS20XL	950	20K	N/A	VQ100

표 7. LDI 설계의 테스트용으로 사용한 AV 보드
Table 7. The manufactured AV board for LDI design testing

패널크기	해상도	삼성전자	LG필립스LCD	AUO
7 인치	480x234	O	O	O
6.5 인치	400x234	N/A	O	O
5 인치	320x240	O	N/A	N/A
4 인치	160x234	N/A	N/A	O

III-4. 실험 및 성능 평가

그림 6은 ModelsimTM 툴을 사용하여 설계한 범용 LDI 제어기의 동작을 게이트 레벨(gate level)에서 시뮬레이션(simulation)을 수행한 결과이다. 패널의 해상도가 설정되면 설계한 LDI 제어기 칩의 내부 로직은 자동적으로 관련 컨트롤 신호의 타이밍 간격을 계산하게 된다. 그림 7의 시뮬레이션은 LG필립스 LCD(사)의 480x234 해상도의 7인치 크기의 패널에 대한 검증 결과이다. LDI 제어기 칩의 입력 핀을 설정하면 다양한 제조사의 패널 크기와 해상도를 선택해서 시뮬레이션할 수 있다. 그림 7은 LG필립스 LCD(사)의 7인치 TFT-LCD 패널을 위한 FPGA 보드를 테스트한 결과 화면이다.

범용 LDI 제어기를 설계, FPGA 보드를 검증하는 과정 중에서 TFT-LCD 패널에 깨끗한 영상을 출력하기 위한 작업 중에서 가장 중요하고, 난해한 것은 입력 영상과 LDI 제어기 칩간의 영상 동기를 위한 VHDL 로직 구현이었다. 그림 4의 AV 보드의 블록 다이어그램처럼 메인 보드의 VCO로부터 LDI 제어기로 입력되는 클럭과 영상 처리 칩과의 PLL 동기가 정확하지 않으면 패널에 출력되는 영상을 선명하게 처리할 수 없고, 그 결과 LDI 제어기의 로직 구현, 수정, 검증도 진척이 없었다. 특히 NTSC, PAL 방송 표준의 수평 주파수의 정확한 동기의 구현은 패널에 선명하고, 잡음 없는 영상을 출력하기 위한 가장 중요한 전제 조건이었다. 표 7의 3개의 7인치 FPGA 보드를 가지고, 3곳의 주요 패널 업체의 상업용 패널을 구동하여 비교한 최종 결과, 본 논문에서 설계한 범용 LDI 제어기는 업체별 패널 구분 없이 안정적으로 동작하는 것을 확인하였다. 또한 각 제조사 패널의 AC, DC 특성은 상이 하지만, 패널내의 LDI 칩의 구동은 설계한 동일한 로직을 이용해서 안정적으로 동작하였다. 이런 결과는 LDI 제어기 칩이 TFT-LCD 패널 모듈내로 실장되는 SoG 설계에 대한 기술과 시장전점을 가져올 수 있을 것으로 예상된다.

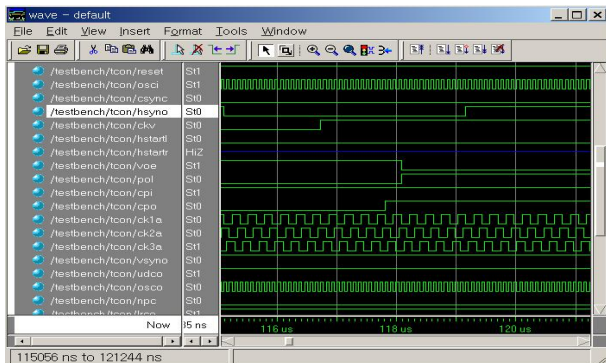


그림 6. 설계한 LDI 제어기의 ModelsimTM 시뮬레이션 결과
Fig. 6. The simulation results using ModelsimTM for designed LDI controller

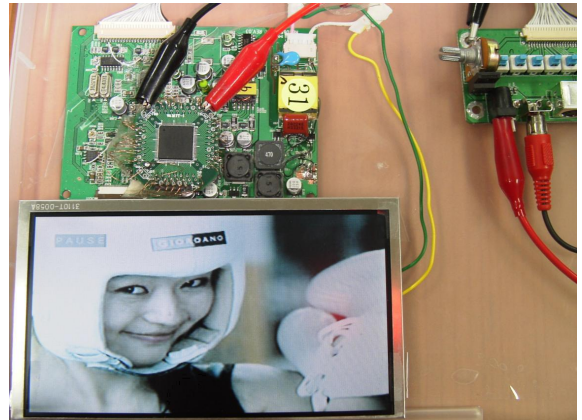


그림 7. 설계한 TFT-LCD의 범용 LDI 제어기의 동작결과(LG필립스 LCD의 7인치 패널)
Fig. 7. The operation result of designed TFT-LCD general-purpose LDI controller(for 7 inches panel of LG Philips LCD co.,ltd)

IV. 결론

본 논문에서는 휴대 가능한 중소형 정보단말기에 사용되는 TFT-LCD를 제조사나 LCD의 크기에 관계없이 TFT-LCD 패널을 구동할 수 있는 범용 LDI 제어기의 설계를 제안하였다. 설계한 LDI 제어기는 상업용 TFT-LCD 패널에서 FPGA를 사용하여 기능을 검증하였다. 설계한 범용 LDI 제어기의 장점은 LCD의 제조사나 LCD의 크기에 무관하게 동작되는 LDI 제어기를 표준화시켜 설계하여 모든 패널 모듈의 SoG 설계에 적용할 수 있다. 기존의 방식에서는 LCD 제조사별, 패널 크기별로 별개의 LDI 제어기 칩을 개발하여 사용한 반면, 설계한 LDI 제어기는 여러 휴대 가능한 중소형 패널을 구동시킬 수 있어서 칩의 공급가 인하, AV 보드 의뢰가 인하, 패널 제조 원가 하락을 가져올 수 있다. 향후 패널의 SoG 칩 설계를 위한 연구 방향은 통합 기능을 가지는 원칩으로 개발하기 위해서 LDI 제어기 칩, VCO, 바이폴라 공정의 영상 처리 칩, PWM(Pulse Width Modulation)을 이용한 DC-DC 변환기에 대한 추가적인 연구가 병행되어야 할 것이다.

참고문헌

- [1] 이충훈, "TFT/LCD", (주)힐스북, 2005
- [2] 이준신, 김도영, "평판 디스플레이 공학", 홍릉과학출판사, 2005.
- [3] Keith Jack, "Video Demystified, a handbook for the digital engineer third edition", LLH Technology Publishing, pp. 1-447, February 2001.
- [4] Benson, K. Blair, "Television Engineering Handbook", McGraw-Hill, Inc., pp. 10-157, June 1986.
- [5] ITU-R, "Studio Encoding Parameters of Digital Television for Standard 4:3 and Widescreen 16:9 Aspect Ratios", ITU-R BT.601-5 Specification, pp. 1-132, March 1995.
- [6] EIA, "Analog 525-Line Component Video Interface - Three Channels", EIA-770.1A Specification, pp. 1-88, January 2000.
- [7] 이종덕외, "디스플레이 공학 I", 청범출판사, pp. 1-856, May 2000.
- [8] 장진, "TFT-LCD 개론", 경희대학교 TFT-LCD 리서치센터, pp. 1-58, August 2003.
- [9] Samsung Electronics Co.,Ltd, "Samsung 5", and 7" TFT-LCD module Product Specification : LTS500Q1-GF3", pp. 1-24, December 2003.
- [10] LG.Philips LCD Co.,Ltd, "LG.Philips LCD 6.5", and 7" TFT-LCD Product Specification : LB065W01", pp. 1-23, September 2003.
- [11] AU Optronics Corp, "AU Optronics 4", 6.5", and 7" TFT-LCD Product Specification : A070FW03 V1", pp. 1-20, April 2003.

저자 소개



이시현

1991년 2월 건국대학교 대학원 전자공학과 졸업 공학석사
 1999년 2월 건국대학교 대학원 전자공학과 졸업 공학박사
 1991년 1월-1995년 12월 현대전자(주) 산업전자연구소, 정보통신연구소, 멀티미디어연구소 근무
 1998년 3월-2007년 현재 : 동서울대학 정보통신과 조교수
 <주관심 분야 : SoC, Embedded System, Image Processing/Compression>