

모바일 초음파 영상신호의 빔포밍 기법을 위한 최적의 매니코어 프로세서 구현

최병국*, 김종면**

Implementation of an Optimal Many-core Processor for Beamforming Algorithm of Mobile Ultrasound Image Signals

Byong-Kook Choi*, Jong-Myon Kim**

요 약

본 논문에서는 모바일 초음파(mobile ultrasound) 영상신호의 빔포밍 알고리즘에서 요구되는 고성능 및 저전력을 만족시키는 매니코어 프로세서에 대한 디자인 공간 탐색 방법을 소개한다. 매니코어 프로세서의 디자인 공간 탐색을 위해 매니코어의 각 프로세싱 엘리먼트(Processing Element, PE)당 초음파 영상신호 데이터의 수를 변화시키는 실험을 통해 실행시간, 에너지 효율 및 시스템 면적 효율을 측정하고, 측정된 결과를 바탕으로 최적의 매니코어 프로세서 구조를 선택하였다. 모의실험 결과, PE 개수가 4096일 때 에너지 효율이 가장 높았으며, PE 개수가 1024일 때 가장 높은 시스템 면적 효율을 보였다. 또한, PE 개수가 4096인 매니코어 아키텍처는 초음파 영상장치에 가장 많이 사용되는 TI DSP C6416보다 각각 에너지 효율에서 46배, 시스템 면적 효율에서 10배의 향상을 보였다.

▶ Keyword : 빔포밍 알고리즘, 모바일 초음파, SIMD기반 매니코어 프로세서, 데이터 레벨 병렬성

Abstract

This paper introduces design space exploration of many-core processors that meet high performance and low power required by the beamforming algorithm of image signals of mobile ultrasound. For the design space exploration of the many-core processor, we mapped different number of ultrasound image data to each

• 제1저자 : 최병국 • 교신저자 : 김종면

• 투고일 : 2011. 03. 21, 심사일 : 2011. 04. 12, 게재확정일 : 2011. 04. 16.

* 울산대학교 전기공학부(School of Electrical Engineering, University of Ulsan) 석사과정

** 울산대학교 전기공학부(School of Electrical Engineering, University of Ulsan) 교수

※ 이 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No. 2011-0017941).

processing element of many-core, and then determined an optimal many-core processor architecture in terms of execution time, energy efficiency and area efficiency. Experimental results indicate that PE=4096 and 1024 provide the highest energy efficiency and area efficiency, respectively. In addition, PE=4096 achieves 46x and 10x better than TI DSP C6416, which is widely used for ultrasound image devices, in terms of energy efficiency and area efficiency, respectively.

▶ Keyword : Beamforming algorithm, mobile ultrasound, SIMD based multi-core processor, data level parallelism

1. 서론

초음파를 이용하여 인체의 단면 영상을 얻는 초음파 영상 진단장치는 인체에 해가 없을 뿐만 아니라 실시간 영상이 가능한 장점으로 오래 전부터 많은 연구가 진행되어 왔다. 이와 같은 초음파 영상진단장치의 장점을 극대화한 것이 모바일 초음파(handheld ultrasound)이다[1]. 특히, 초음파 영상의 질을 결정하는 가장 중요한 요소 중 하나인 측방향 해상도를 향상시키는 연구가 많이 진행되었다. 측 방향 해상도는 초음파 빔의 포커싱(Focusing)에 의해 결정되기 때문에 많은 포커싱 방법들이 등장하였다[2][3][4][5]. 초음파 신호는 서로 다른 매질의 경계면에 반사되어 되돌아오는 과정에서 지연시간이 발생해 동일 시점의 신호들이 서로 다른 시간에 도달한다. 따라서 반사된 신호는 포커싱 과정을 통해 정렬할 필요성이 있는데 이러한 정렬 과정을 빔포밍(Beamforming)이라 한다[1]. 하지만 포커싱을 위한 빔포밍 기법은 상당한 양의 연산과 입출력 처리를 요구한다. 또한 모바일 초음파의 경우, 고성능뿐만 아니라 저전력에 대한 요구도 충족시켜야 한다.

주문형반도체(Application-Specific Integrated Circuit, ASIC)는 이러한 모바일 멀티미디어에서 요구되는 고성능, 저전력을 충족시킬 수 있지만 다양한 애플리케이션에서 요구되는 프로그램 능력(Programmability)과 유연성(Flexibility)을 만족시키지 못한다[6][7][8]. 반면 범용 프로세서(General-Purpose Processor, GPP)나 디지털 신호처리기(Digital Signal Processor, DSP)는 다양한 애플리케이션에 대해 충분한 프로그램 능력과 유연성을 제공한다. 하지만, 멀티미디어 애플리케이션에서 요구하는 높은 레벨의 성능을 만족시키지 못하는데, 이는 GPP나 DSP 구조 특성상 멀티미디어 애플리케이션에 내재한 고도의 병렬성(Massive Parallelism)을 활용하지 못하기 때문이다.

초음파 빔포밍 알고리즘을 포함한 멀티미디어 애플리케이션에서 요구되는 고성능 및 저전력을 충족시킬 수 있는 프로세서 모델 중에서 SIMD(Single Instruction Multiple

Data, 하나의 명령어로 다중의 데이터처리) 기반 매니코어 프로세서 아키텍처가 대안으로 부각되고 있다[9][10]. 명령어 레벨(Instruction-Level)이나 스레드 레벨(Thread-Level) 프로세서들은 실리콘 면적을 멀티포트 레지스터 파일(Multiported register file), 캐쉬(Cache), 파이프라인(Deep pipelined) 기능 유닛 등으로 사용하는 반면, SIMD 기반 매니코어 프로세서는 수백 개의 저비용 프로세싱 엘리먼트(Processing Element, PE)를 이용하여 고성능을 추구하고 동시에 저장장소와 데이터 통신 요구를 최소화하기 위해 PE와 데이터 입·출력을 동일위치에 배치함으로써 저전력을 만족시킨다[11]. 특히, SIMD기반 매니코어 프로세서는 지역성(Locality)이나 규칙성(Regularity)이 있는 2차원 패턴의 이미지나 비디오 픽셀 처리에 있어서 최적의 프로세서 구조이다.

프로세서는 더 이상 동작 주파수를 높이는 방법이 아닌 다수의 프로세서를 집적하는 매니코어 프로세서로 기술 발전이 이루어지고 있다. 최근 2, 4, 8개의 프로세서 코어를 넘어 64, 128개 이상의 프로세서를 집적한 대규모 데이터 처리 및 과학 연산용 고성능 프로세서들이 개발되고 있다. 그러나 매니코어 프로세서에 대한 디자인 공간 탐색 방법론에 대한 연구는 희박하다.

본 논문에서는 매니코어 프로세서의 디자인 공간 탐색을 위해 매니코어의 각 프로세싱 엘리먼트당 초음파 영상신호 데이터의 수를 변화시키는 실험을 통해 실행시간, 에너지 효율 및 시스템 면적 효율을 측정하고, 측정된 결과를 바탕으로 최적의 매니코어 프로세서 구조를 선택하였다. 동일한 130nm 테크놀로지와 130MHz 클럭 주파수를 사용하여 일곱 가지의 PE 구조(PEs=4, 16, 64, 256, 1024, 4096, 16384)에 대해 모의 실험한 결과, 에너지 효율은 PE 수가 4096개, 시스템 면적 효율은 PE 수가 1024개일 때 가장 높은 효율을 보였다. 또한 PE 개수가 4096인 매니코어 아키텍처는 초음파 영상장치에서 가장 많이 사용되는 TI DSP C6416와 비교하여 에너지 효율에서 46배, 시스템 면적 효율에서 10배의 향상을 보였다.

본 논문의 구성은 다음과 같다. 2장에서는 초음파 영상진

단 시스템에 대해 소개하고, 3장에서는 본 연구에서 사용된 매니코어 프로세서 아키텍처 및 디자인 공간 탐색 방법론을 소개한다. 4장에서는 다양한 형태의 매니코어 아키텍처를 이용한 시뮬레이션 결과와 성능을 분석하고, 최적의 에너지 효율 및 시스템 면적 효율을 보이는 PE 구조를 결정한다. 끝으로 5장에서는 본 논문의 결론을 맺는다.

II. 초음파 영상진단 시스템

1. 초음파 영상 진단 시스템의 기본 원리

그림 1은 초음파 영상 진단 시스템의 기본적인 블록 다이어그램을 보여준다. 송신 펄스(Transmit pulse) P(t)에 의해 전달된 전기 신호는 트랜스듀서(Transducer)를 통해 초음파로 변환하는 동시에 인체의 내부로 초음파를 전달하고, 서로 다른 매질의 경계에서 반사되어 되돌아오는 초음파 신호는 트랜스듀서에 의해 다시 전기적인 신호로 변환된다. 수신된 신호는 신호처리 프로세서(Signal Processor)에서 여러 가지의 신호처리를 한 후, 모니터를 통하여 디스플레이 된다[12][13].

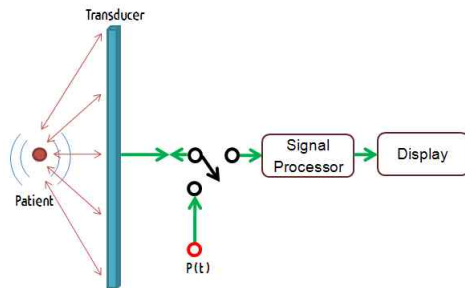


그림 1. 초음파 영상진단장치의 블록 다이어그램
Fig. 1. A block Diagram of Ultrasound Image Device

2. 초음파 신호의 빔포밍 기법

초음파 영상진단 시스템에서 반사된 초음파 신호는 내장된 신호처리 프로세서를 이용하여 포커싱(Focusing)을 위한 빔포밍(Beamforming) 기법을 수행한다. 트랜스듀서에서 같은 시간에 전달된 초음파 신호가 인체를 통과하면서 서로 다른 매질로 이루어진 경계면에 반사되어 다시 트랜스듀서로 되돌아온다. 반사되어 돌아오는 과정에서 지연시간이 발생해 서로 다른 시간에 되돌아오게 된다. 같은 시점에 발사된 초음파 신호가 서로 다른 지연시간을 가지므로 그 지연시간만큼 보상해주는 기법을 빔포밍이라 한다. 그림 2는 빔

포밍 기법 중 각 채널(Channel)의 샘플링 클럭(Sampling clock)에 각각 적당한 시간지연을 가한 후, FIFO(First-In First-Out)와 덧셈기(Adder)를 통해 포커싱이 수행되는 PSDF(Pipelined Sampling Delay Focusing) 기법의 블록 다이어그램을 보여준다[14].

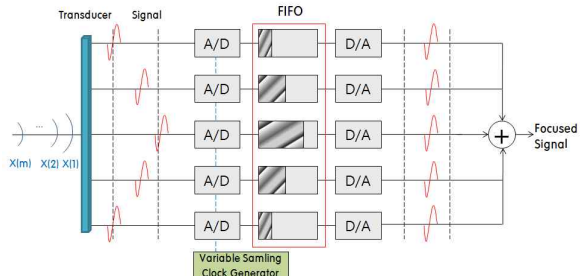
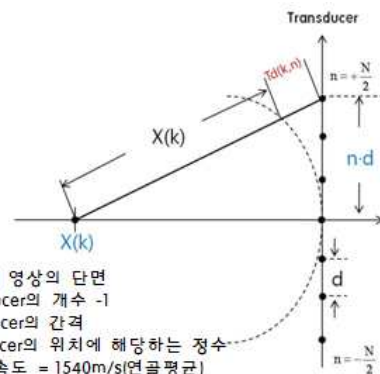


그림 2. PSDF 기법의 블록 다이어그램
Fig. 2. A block diagram of the PSDF algorithm

그림 2와 같이 영상의 단면 X(1)에 의하여 트랜스듀서의 각 변환 소자에서 출력된 샘플링 값은 FIFO 버퍼의 첫 영역에 저장되고, X(2)는 두 번째 영역에 저장되며, X(m)까지 각 샘플링 값들은 순차적으로 FIFO 버퍼 영역에 저장된다. 서로 다른 시간에 도달한 초음파 신호를 지연시간만큼 보상하여 가산기에 출력하면 포커싱된 영상을 모니터에 출력할 수 있다. 그림 3은 지연시간 Td를 표현하는 방법을 보여준다.



X(k) : k번째 영상의 단면
N : Transducer의 개수 -1
d : Transducer의 간격
n : Transducer의 위치에 해당하는 정수
V : 초음파속도 = 1540m/s(연골평균)

그림 3. 반사된 초음파 신호의 지연시간
Fig. 3. Delay time of returned ultrasound signals

지연시간 Td는 식 (1)과 같이 표현된다.

$$Td = \frac{[X(k)^2 + (n \cdot d)^2]^{\frac{1}{2}} - X(k)}{V} \dots\dots\dots (1)$$

여기서, $X(k)$ 는 k 번째 영상의 단편이며, n 은 트랜스듀서의 위치에 해당하는 정수를 나타내며, d 는 트랜스듀서의 간격, V 는 초음파속도를 나타낸다.

III. 시뮬레이션 환경

1. SIMD기반 매니코어 프로세서 모델

1.1 빔포밍 기법을 위한 매니코어 프로세서 구조

본 논문에서 사용한 SIMD 기반 매니코어 프로세서의 블록도는 그림 4와 같다. SIMD 기반 매니코어 프로세서는 여러 개의 PE와 이를 제어하는 ACU로 구성된다. 데이터가 각 PE에 일정하게 분배되면 PE들은 매쉬 배열 구조에서 명령어들을 동시에 수행하며, 각 PE는 다음과 같은 특징을 갖는다.

- 32비트 폭의 16개 3포트 범용 레지스터,
- 기본적인 산술/논리 연산을 수행하는 ALU,
- 64비트 곱셈 및 누산기(Multiply accumulator),
- 멀티 비트 산술/논리 시프트 연산을 수행하는 배럴 시프트(Barrel shifter),
- 지역 정보를 이용해 각 PE의 활성/비활성을 위한 SLEEP 유닛,
- 이웃하는 PE간 데이터 통신을 위한 NEWS(North-East-West-South) 네트워크 및 직렬 I/O유닛.

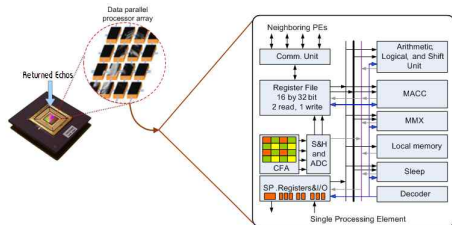


그림 4. SIMD 기반 매니코어 프로세서와 프로세싱 엘리먼트

Fig. 4. A block diagram of a SIMD-based many-core processor and processing element

1.2 매니코어 프로세서의 파이프라이닝

그림 5와 같이 SIMD 기반 매니코어 프로세서는 명령어 페치(Fetch), 명령어 해석(Decode), 명령어 실행(Execution)의 3단계 파이프라인 구조로 설계되었다. 1단계에서는 ACU

가 명령어 메모리로부터 명령어를 가져온다. 2단계에서는 ACU의 디코더 유닛이 ACU에서 수행되는 스칼라(Scalar) 명령어인지 PE에서 수행되는 벡터(Vector) 명령어인지를 구분하여 BusA, BusB, BusC의 각 포트에 해당되는 레지스터 주소 및 immediate 값을 할당한다. 마지막 3단계에서는 명령어가 각 유닛들의 컨트롤 신호에 의해 실행된다.

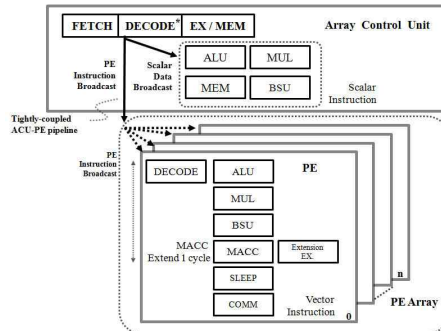


그림 5. 매니코어 프로세서의 파이프라이닝 예
Fig. 5. A pipelining example of the many-core processor

1.3 매니코어 프로세서의 명령어

제안하는 SIMD기반 매니코어 프로세서의 명령어 종류에는 9가지 형태의 명령어가 존재하는데 산술, 논리, 시프트(Shift), 곱셈, 메모리 명령어, 데이터 지역성의 조건에 따라 PE를 활성화시키는 SLEEP 명령어, 인접 PE와 외부 I/O와 통신하는 NEWS 명령어, 프로그램을 분기하는 분기 명령어, ACU의 연산을 담당하는 스칼라 명령어가 있다.

그림 6은 SIMD기반 매니코어 프로세서의 각 PE가 데이터 지역성의 정보 조건에 따라서 실행하는 모습을 보여준다. 두 사이클이 소요되는 Branch와 MACC(Multiply accumulator) 명령어를 제외한 모든 명령어들은 한 사이클로 동작한다.

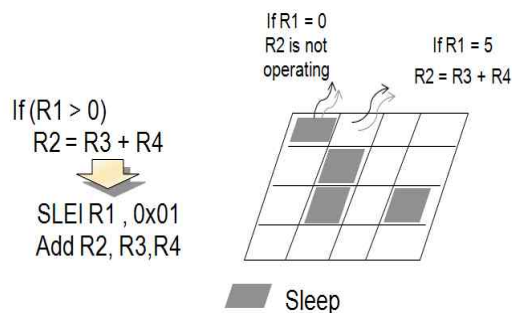


그림 6. SLEEP 명령어를 사용한 PE 비활성화
Fig. 6. Deactivation of PEs using a SLEEP Instruction

2. SIMD기반 매니코어 프로세서를 이용한 초음파의 빔포밍 기법 구현

그림 7은 제한한 SIMD기반 매니코어 프로세서를 이용하여 빔포밍 방법 중 하나인 PSDF 기법을 구현한 개념도를 보여준다.

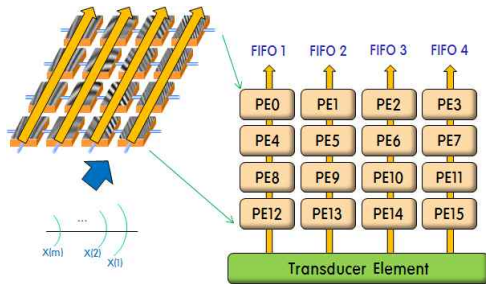
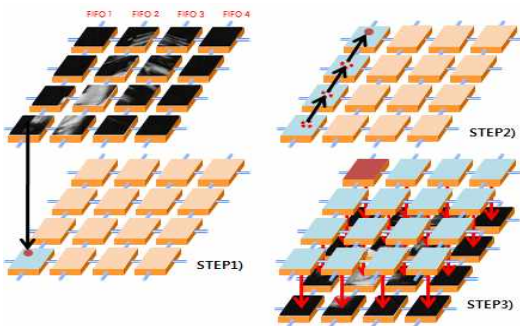


그림 7. SIMD기반 매니코어 프로세서를 이용한 빔포밍 기법 구현

Fig. 7. Implementation of the Beamforming algorithm using the SIMD-based many-core processor

그림 7에서 X(1)부터 X(m)까지 반사된 초음파 신호를 16 개의 PE에 저장하여 PSDF 기법을 동시에 수행한다. 기존 초음파 영상진단장치에 사용되는 신호처리 프로세서의 경우, 영상의 단면을 FIFO로 저장할 때 입력되는 영상 신호를 순차적으로 처리하지만, 제한한 SIMD기반 매니코어 프로세서의 경우는 영상의 단면을 모두 저장한 후 각 지연시간만큼 동시에 계산하여 해당위치로 이동시킨다. 따라서 기존의 신호처리 프로세서에서 포커싱을 순차적으로 진행하는 방식과 다르게, SIMD기반 매니코어 프로세서에서는 다수의 PE가 포커싱을 동시에 처리함으로써 성능을 향상시킬 수 있다. 그림 8은 빔포밍의 PSDF 기법에 대한 의사코드(Pseudocode)와 그에 따른 각 PE의 동작 과정을 보여준다.



```

REPEAT 초음파 영상의 모든 픽셀 데이터 참조
반사된 초음파 영상을 각 지역 PE에 저장
A/D에서 입력받은 지연시간을 각 지역 PE의 Local Memory에 저장
END REPEAT
    
```

```

REPEAT 모든 FIFO축의 픽셀 동작
IF 각 FIFO가 지연시간만큼 이동이 모두 완료되지 않은 경우 THEN
각 FIFO내 데이터는 Local Memory의 해당 지연시간만큼 Y축 위쪽 PE로 이동
이동 후 데이터는 그 지역 PE의 Local Memory에 저장
END IF
END REPEAT
    
```

각 FIFO에 저장된 초음파 영상을 가산기로 전달
영상 출력 확인

그림 8. PSDF 기법의 의사코드와 그에 따른 각 PE의 동작 과정
Fig. 8. A pseudocode of the PSDF algorithm and processing steps using the reference SIMD-based many-core processor

STEP 1)에서는 반사된 초음파 영상 신호와 A/D를 통해 입력받은 지연시간을 각 PE의 로컬메모리에 저장한다. 모든 초음파 영상이 순차적으로 PE에 저장될 때 까지 진행된다.

STEP 2)에서는 각 PE들의 로컬 메모리에 저장된 초음파 영상 신호를 해당 지연시간만큼 Y축 위쪽 PE로 이동한다. 각 초음파 영상 신호는 해당 지연시간만큼 이동 후 도착한 PE의 로컬메모리에 저장된다. 모든 FIFO축의 각 초음파 영상 신호들이 해당 지연시간만큼 이동될 때 까지 진행된다.

STEP 3)에서는 해당 지연시간만큼 이동한 초음파 영상 신호들의 가산 연산이 수행된 후, 영상공간에 출력된다. 위의 모든 동작은 다수의 PE에서 동시에 수행되며, 한 단면의 초음파 영상 신호가 완료되면 다음 신호를 입력받아 위의 과정을 반복한다.

3. 실험 방법론

그림 9은 세 가지 레벨(애플리케이션, 아키텍처, 테크놀로지)로 구성된 SIMD기반 매니코어 프로세서의 실험 방법론을 보여준다. 애플리케이션 레벨에서는 명령어 레벨의 SIMD 기반 매니코어 프로세서용 정밀 사이클 시뮬레이터를 이용하여 사이클 수, 동적 명령어 빈도, PE 시스템 이용률(System utilization) 등의 실행 데이터를 추출한다. 아키텍처 레벨에서는 Chai가 제한한 아키텍처 모델링 툴[15]을 사용하여 모델링된 아키텍처의 디자인 변수들을 계산한다. 테크놀로지 레벨에서는 Generic System Simulator(GENESYS)[16]를 사용하여 각 아키텍처 모델들의 테크놀로지 변수(지연(Latency), 전력(Power), 클럭 주파수(Clock Frequency))를 계산한다. 마지막으로 각 레벨에서 구해진 데이터베

이스를 조합하여 실행 시간, 시스템 면적 효율 및 에너지 효율을 측정한다.

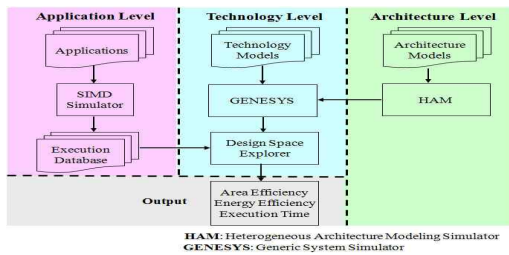


그림 9. 매니코어 프로세서를 위한 실험 방법론
Fig. 9. Simulation methodology for the many-core processor

IV. 실험 결과

1. 매니코어 프로세서를 이용한 빔포밍 알고리즘의 결과 영상

그림 10은 SIMD기반 매니코어 프로세서가 반사된 초음파 영상 신호를 입력받아 빔포밍 알고리즘을 수행한 결과 이미지를 보여 준다. 그림 10(a)는 반사된 초음파 영상 신호가 지연시간으로 인해 영상이 휘어진 형태로 나타나며, 그림 10(b)는 매니코어 프로세서를 이용하여 PSDF 기법을 수행 후 포커싱된 결과 이미지를 보여준다.

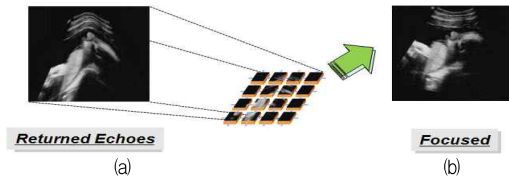


그림 10. SIMD 기반 매니코어 프로세서를 이용한 빔포밍 알고리즘의 결과 (a) 반사된 이미지, (b) 포커싱된 결과이미지
Fig. 10. Results of Beamforming algorithm Using the SIMD-Based many-core processor: (a) returned image, (b) focused output image

2. 다양한 형태의 매니코어 프로세서에 대한 파라미터 및 성능 분석 지표

표 1은 모바일 초음파 영상신호의 빔포밍 기법을 위한 최적의 매니코어 아키텍처를 찾기 위해 모델링된 일곱 가지 PE 아키텍처의 파라미터를 보여준다, 성능분석을 위해 SIMD기반 매니코어 프로세서용 정밀 사이클 (Cycle-accurate) 시뮬레이터를 사용하였다. 초음파 신호의 빔포밍 알고리즘을 수행하기 위해 다수의 프로세싱 엘리먼트를 메

쉬 구조로 구성하였으며, 각각의 프로세싱 엘리먼트는 자신에게 균일하게 분배된 초음파 영상 신호를 동시에 처리한다. 모델링된 모든 PE 아키텍처는 동일한 130nm 테크놀로지 와 130MHz 클럭 주파수를 사용하여 시뮬레이션 하였다.

표 1. 모델링된 매니코어 프로세서의 파라미터
Table 1. Parameters of the modeled many-core processors

Parameter	Value						
	4	16	64	256	1024	4096	16384
Number of PEs	4	16	64	256	1024	4096	16384
Pixels/PE	16384	4096	1024	256	64	16	4
Memory/PE [32-bit Word]	16384	4096	1024	256	64	16	4
VLSI Technology	130nm						
Clock Frequency	130MHz						
Interconnection Network	Mesh						
IntALU/intMUL/BarreShift / intMACC/Comm	1/1/1/1						

표 2는 모델링한 매니코어 아키텍처의 성능을 평가하기 위한 세 가지 성능평가 지표를 보여준다[17]. 실행 시간 (Execution time)은 빔포밍 알고리즘이 수행되는 시간을 나타내며, 에너지 효율(Energy efficiency)은 소비된 에너지당 처리량을, 시스템 면적 효율(Area efficiency)은 단위 면적당 처리량을 나타낸다.

표 2. 모델링된 매니코어 프로세서의 성능평가 지표
Table 2. Evaluation metrics for the modeled many-core processors

실행시간	$t_{exec} = C/f_{clk}$
에너지 효율	$\eta_E = \frac{1}{t_{exec} \cdot Energy} \left[\frac{1}{s \cdot Joules} \right]$
시스템 면적 효율	$\eta_A = \frac{1}{t_{exec} \cdot Area} \left[\frac{1}{s \cdot mm^2} \right]$

여기서 C는 사이클 수, fclk는 클럭 주파수, Area는 시

스텝의 단위 면적(mm²), Energy는 130nm 공정에서 소비된 에너지(Joules)를 나타낸다.

3. 실행시간

그림 11은 서로 다른 PE 구성에 따른 실행 시간을 보인다. 예상한 바와 같이, PE의 수가 증가할수록 실행 시간이 감소함을 알 수 있다. PE 수가 256개 이하에서는 PE의 수가 4배로 증가할 때 실행 시간이 큰 폭으로 줄어들고 있으나, 256개 이상에서는 실행 시간의 감소가 줄어든다. 이는 PE의 수가 늘어날수록 PE간의 데이터 전송 명령어와 PE를 비활성 시키는 SLEEP 명령어가 증가하기 때문이다.

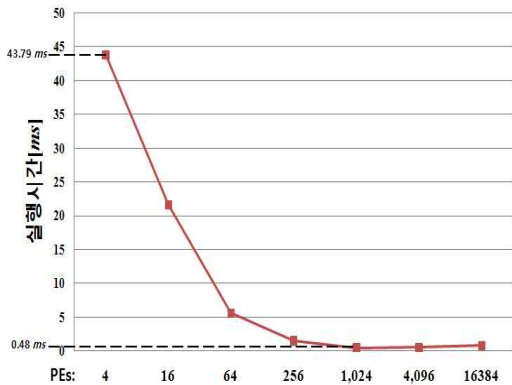


그림 11. 서로 다른 PE 구성에 따른 실행 시간
Fig. 11. Execution time for variable PE configurations

4. PE 이용률

그림 12는 서로 다른 PE 구성에 따른 PE 이용률 (Utilization)을 보여준다. PE 개수가 64개 이하일 때 시스템 이용률은 계속적으로 감소하고, 64개 이상에서는 시스템 이용률이 증가함을 알 수 있다. 이는 초음파 영상을 점유하는 각 PE내의 픽셀 메모리 영역이 다르기 때문에 발생한다. PE 개수가 64개 이하인 경우에는 초음파 영상의 중앙 데이터가 포커싱 과정이 끝났을 때 아직 양쪽 모서리 부분의 데이터는 포커싱이 완료되지 않았다. 따라서 전체 포커싱이 진행되는 동안 중앙 PE를 비활성화 시킨 후 연산이 수행된다. 이로 인해 PE 개수가 64개 이하일 때는 활성화된 PE의 비율이 낮기 때문에 이용률이 감소하게 된다. PE의 개수가 64개 이상일 경우 비활성된 PE보다 활성화된 PE의 비율이 높기 때문에 PE들의 이용률이 증가하게 된다.

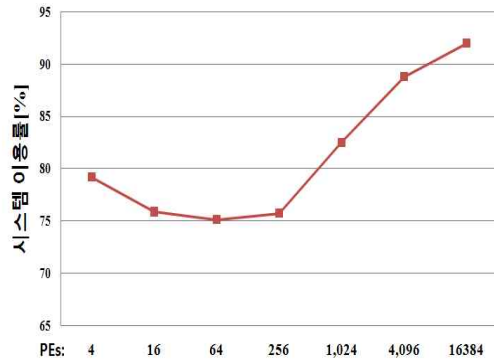


그림 12. 서로 다른 PE 구성에 따른 PE 이용률
Fig. 12. PE utilization for variable PE configurations processor

5. 에너지 효율

에너지 효율은 소비된 단위 에너지당 처리량이며, 그림 13은 서로 다른 PE 구성에 따른 에너지 효율을 보여준다. 여기서 세로축은 에너지 효율의 평균값으로 정규화된 값이므로 의미가 없으며, 따라서 그래프가 나타내는 모양이 중요하다. 에너지 효율은 PE 개수가 4096개일 때 가장 좋은 효율을 보인다. PE 개수가 4096개 이하에서는 PE의 개수가 4배 증가 할 때 마다 실행 시간이 감소한 반면 거의 동일한 에너지를 소비하여 에너지 효율이 증가한다. 그러나 PE 개수가 4096개 이상일 때는 포커싱 과정을 수행하는 빔포밍 기법의 연산보다는 각 PE간의 데이터 전송 명령어와 분기 명령의 연산수가 증가한다. 따라서 실제 빔포밍 기법을 위한 명령어 보다 제어를 위한 명령어들의 증가로 인해 그에 따른 에너지 소비가 증가하여 에너지 효율이 감소된다.

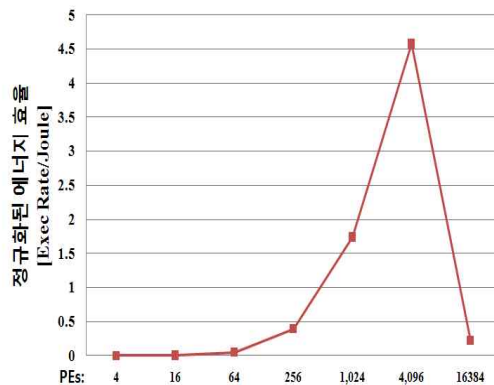


그림 13. 서로 다른 PE 구성에 따른 정규화된 에너지 효율
Fig. 13. Normalized energy efficiency for variable PE configurations

6. 시스템 면적 효율

시스템 면적 효율은 단위 면적당 처리량이며, 그림 14는 서로 다른 PE 구성에 따른 시스템 면적 효율을 보여준다. PE 수가 1024개일 때 최대의 시스템 면적 효율을 가진다. PE 수가 256개 이하일 때는 실행시간이 큰 폭으로 감소하여 시스템 면적 효율 또한 큰 폭으로 증가한다. 그러나 PE 개수가 1024개 이상에서는 시스템 면적 효율이 큰 폭으로 줄어든다. 이는 PE의 개수가 늘어날수록 빈포밍 기법 연산의 명령어 보다 제어 명령어의 증가로 인해 실행시간에 영향을 주게 되고, 동시에 시스템 면적 효율에도 영향을 주게 된다.

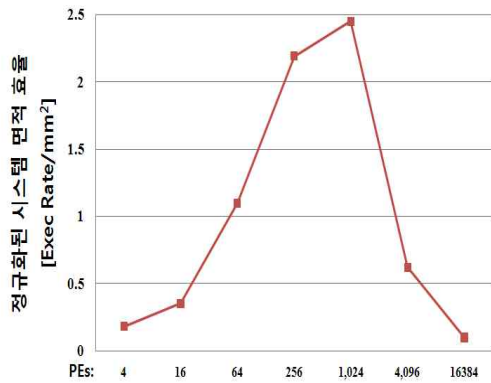


그림 14. 서로 다른 PE 구성에 따른 정규화된 시스템 면적 효율
Fig. 14. Normalized area efficiency for variable PE configurations

7. 상용 프로세서와의 비교

본 절에서는 최적의 매니코어 프로세서와 상용 프로세서 (TI DSP C6416[18], ARM 926EJ-S[19], ARM 1020E[20])와의 시스템 면적 및 에너지 효율을 비교한다. 상용 프로세서와의 정확한 비교는 적당하지 않지만 본 절의 목적은 상용 프로세서와의 비교를 통해 선택한 최적의 매니코어 프로세서의 효율이 어느 정도인지를 살펴보기 위한 것이다. 그림 15는 에너지 효율과 시스템 면적 효율 측면에서 상용 프로세서와의 비교 결과를 보여준다. 최적의 매니코어 프로세서(PE=4096)는 모바일 초음파 영상장치에서 많이 사용되는 TI DSP C6414보다 에너지 효율에서 46배, 시스템 면적 효율에서 10배의 향상을 보였다.

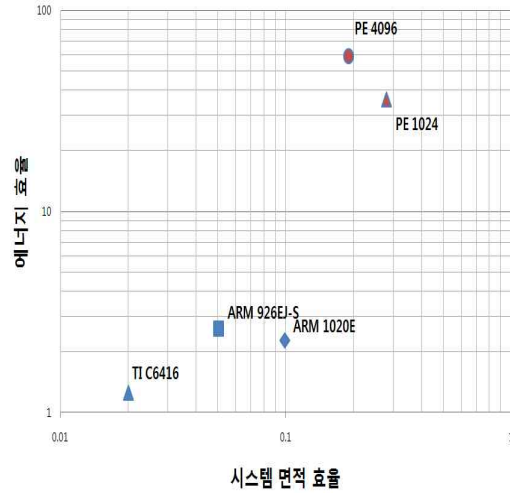


그림 15. 최적의 매니코어 프로세서와 상용 프로세서와의 효율 비교
Fig. 15. Efficiency comparison between the optimal many-core processors and other commercial processors

V. 결론

모바일 프로세서의 중요한 선택 기준은 고성능, 저전력 그리고 시스템 면적이다. 본 논문에서는 모바일 초음파 영상 신호의 빈포밍 기법을 위한 매니코어 프로세서의 디자인 공간 탐색법을 소개하였다. 매니코어 프로세서의 디자인 공간 탐색을 위해 매니코어의 각 프로세싱 엘리먼트당 초음파 영상 신호 데이터의 수를 변화시키는 실험을 통해 실행시간, 에너지 효율 및 시스템 면적 효율을 측정하고, 측정된 결과를 바탕으로 최적의 매니코어 프로세서 구조를 선택하였다. 동일한 130nm 테크놀로지와 130MHz 클럭 주파수로 모의 실험한 결과, 에너지 효율은 PE 수가 4096개일 때, 시스템 면적 효율은 PE 수가 1024개일 때 최적의 효율을 보였다. 또한 모바일 초음파 영상장치에서 많이 사용되는 TI DSP C6416보다 에너지 효율에서 46배, 시스템 면적 효율에서 10배의 향상을 보였다. 향후, SoC를 제작한 결과와 시뮬레이션 결과를 비교할 것이며, 또한 기존의 멀티코어 프로세서와의 성능 비교도 수행할 것이다.

참고문헌

- [1] Seong-Ho Jang, "Ultrasound image diagnosis devices", *Journal of the Korean Institute of Electrical Engineers*, vol. 48, no. 8, pp. 11-21, Aug. 1998.
- [2] Sungha Kim, Wonseok Lee, Eunhee Shin, Byungkuk Bae, Yongrae Roh, "Design and fabrication of a 64 channel ultrasonic phased array transducer", in the *Acoustical Society of Korea Conference*, vol. 29, no. 2, pp. 608-609, 2010.
- [3] Sun-Heum Lee, Kwan-Sun Choi, Dong-Sik Kim, "New performance evaluation method of focused ultrasonic transducers by using virtual 3D graphic", *Journal of the Korea Information Processing Society*, vol. 14, no. 6, pp. 407-412, Oct. 2007.
- [4] Hoo-Jeong Lee, Haing-Sei Lee, Young-Kil Kim, Min-Hwa Lee, "A study of the improvement a lateral resolution of the ultrasound imaging system", *Journal of KOSOMBE*, vol. 9, no. 1, pp. 87-92, 1998.
- [5] T. R. Gururaja, and R. K. Panda, "Current status and future trends in ultrasonic transducers for medical imaging applications," in *Proc. of the 11th IEEE International Symposium on Application of Ferroelectrics*, pp. 223-228, 1998.
- [6] X.-G. Jiang, J.-Y. Zhou, J.-H. Shi, H.-H. Chen "FPGA implementation of image rotation using modified compensated CORDIC," in *Proc. of the 6th International Conference on ASIC*, vol. 2, pp. 752 - 756, 2005.
- [7] E. B. Bourenane, S. Bouchoux, J. Miteran, M. Paindavoine, S. Bouillant, "Cost comparison of image rotation implementations on static and dynamic reconfigurable FPGAs," in *Proc. of IEEE International Conference on Acoustics, Speech, and Signal Processing (ICASSP '02)*, vol. 3, pp. III-3176-3179, 2002.
- [8] S.-H. Lee, "The Design and implementation of parallel processing system using the Nios(R)II embedded processor," *Journal of the Korea Society of Computer and Information*, Vol. 14, No. 11, pp. 97-103, Nov. 2009.
- [9] A. D. Blas et. al, "The UCSC Kestrel Parallel Processor," *IEEE Trans. on Parallel and Distributed Systems*, vol. 16, no. 1, pp. 80-92, Jan. 2005.
- [10] A. Gentile and D. S. Wills, "Portable video super computing," *IEEE Trans. on Computers*, vol. 53, no. 8, pp. 960-973, Aug. 2004.
- [11] L. V. Huynh, C.-H. Kim, J.-M. Kim, "A massively parallel algorithm for fuzzy vector quantization," *Journal of Korea Information Processing Society*, Vol. 16-A, No. 6, pp. 411-418, Dec. 2009.
- [12] J. F. Havlice and J. C. Taenzer, "Medical ultrasonic imaging: An overview of principles and instrumentation," *Proceedings of IEEE*, vol. 67, no. 4, pp. 620-640, April 1979.
- [13] M. E. Schafer and P. A. Lewin, "The influence of front-end hardware on digital ultrasonic imaging," *IEEE Trans. Sonics Ultrasonics*, vol. SU-31, no. 4, pp. 295-306, July 1984.
- [14] J. H. Kim, T. K. Song, and S. B. Park, "A pipelined sampled delay focusing in ultrasound imaging systems," *Ultrasonic Imaging*, vol. 9, pp. 75-91, 1987.
- [15] S. M. Chai, T. Taha, D. S. Wills, and J. D. Meindl, "Heterogeneous architecture models for interconnect-motivated system design," *IEEE Trans. on VLSI Systems*, vol. 8, no. 6, pp. 660-670, 2000.
- [16] V. Tiwari, S. Malik, and A. Wolfe, "Compilation techniques for low energy: An overview," in *Proc. IEEE International Symposium on Low Power Electronics*, pp. 38-39, 1994.
- [17] A. Gentile, S. Sander, L. Wills, and D. S. Wills, "The Impact of Grain Size of the Efficiency of Embedded SIMD Image Processing Architectures," *Journal of Parallel Distributed Computing*, Vol. 64, pp. 1318-1327, Nov. 2004.
- [18] TMS320C64x families, <http://www.bdti.com/procs/sum/tic64xx.htm>.
- [19] ARM 926EJ-S data sheet, <http://www.arm.com/products/processors/classic/arm9/arm926.php>
- [20] ARM 1020E data sheet, http://www.hotchips.org /archive/s/hc13/2_Mon/02arm.pdf

저 자 소개



최 병 국

2009 : 울산대학교 컴퓨터공학사.
2009 : 울산대학교 컴퓨터정보통신공학
부 석사과정 입학.
관심분야 : 임베디드 SoC, 컴퓨터 구조,
의료영상 처리, 병렬처리
Email: downbest@naver.com



김 종 면

1995 : 명지대학교 전기공학사
2000 : University of Florida ECE 석사
2005 : Georgia Institute of Technology
ECE 박사
2005 - 2007 : 삼성종합기술원 전문연
구원
2007 - 현재 : 울산대학교 컴퓨터
정보통신공학부 교수
관심분야 : 프로세서 설계, 임베디드
SoC, 컴퓨터구조, 병렬처리
Email: jongmyon.kim@gmail.com