

## STAR 망 TDMA시스템의 계층적 망동기 방식

윤 주 현 \*

# Hierarchical Network Synchronization of STAR Network based on TDMA

Juhyun Yoon \*

### 요 약

본 논문에서는 기존 Star 망 기반의 위성통신 시스템 성능 향상과 기존 시스템과의 하드웨어 호환성을 예상할 수 있는 계층적 망동기 획득 방안을 제안하도록 한다. 여기에서의 시스템 성능이란 시스템 설계 시 대역 효율성과 구현 복잡도 및 모뎀 반복조 성능 간의 관계, 그리고 실제 시스템 적용성의 우수한 정도를 말한다. 제안한 방식은 DVB-S2/RCS 표준을 기반으로 하는 TDM / MF-TDMA(Time Division Multiplexing / Multi-Frequency Time Division Multiple Access) Star 망에서의 단말 시스템이 가지고 있는 높은 하드웨어 복잡도와 비교적 낮은 정확성의 망동기 획득 구조를 보완할 수 있다. 이밖에, 최초에는 위성방송 시스템을 목적으로 설계되었지만 시스템 기능의 업그레이드로 인해 통신 시스템 구조로 변경되어야 하는 경우에 비용 및 성능적인 면에서 높은 효과를 얻을 수 있다. 본문에서는 제안된 망동기 획득방안 알고리즘을 이론적 접근 방식으로 분석하여 구현 복잡도 및 시스템 성능을 예측해보고 그것을 검증하기 위해 컴퓨터 시뮬레이션을 통해 확산율, 심볼율 등의 관련 파라미터와 제어 채널의 BER 성능 데이터를 도출하여 실제 시스템에 적용 가능한지를 분석해보도록 한다.

▶ Keywords : DVB-S2, DVB-RCS, Star 망, TDM, MF-TDMA, 망동기

### Abstract

In this paper, we propose the hierarchical network synchronization scheme that is backward compatible for the existing commercial system, efficient for total system performance, and whose hardware modification is minimized. This system performance is, the relationship among bandwidth efficiency, complexity and MODEM performance, and superiority of network system applicability. The proposed structure can remedy the high hardware complexity and the lower

•제1저자 : 윤주현

•투고일 : 2013. 10. 30, 심사일 : 2013. 11. 19, 게재확정일 : 2013. 12. 24.

\* 인하대학교 전자공학과(Dept. of Electronics Engineering, Inha University)

\* 과학기술연합대학원대학교 디지털방송공학부(Digital Broadcast Engineering, University of Science and Technology)

\* 삼성탈레스(주)(Samsung Thales)

accuracy of network synchronization that the existing satellite communication terminal system in the star network based on TDM/MF-TDMA of DVB-S2/RCS standards has. Besides, It has high efficiency in view of cost and system performance if the system designed for satellite broadcast requires system upgrade. In the body section, its hardware complexity and system performance of the proposed algorithm is analysed theoretically and treated with the related parameters(symbol rate, spreading factor, etc.) and the BER performance of control channel through the computer simulation for its verification that it can be applied for communications system.

▶ Keywords : DVB-S2, DVB-RCS, Star Network, TDM, MF-TDMA, Network synchronization

## I. 서론

위성통신 시스템의 초기에는 Star Network 구조의 시스템이 주를 이루고 있었다. Mesh Network에 비해 시스템 설계 측면과 구조적인 면에서 단순하다는 이점과 중앙통제 방식의 특정 네트워크에서 유리하다는 장점을 갖고 있다. 유럽 표준의 ETSI 문서인 DVB-S2/RCS에는 이러한 시스템 구축의 기초를 상세하게 설명하고 있으며 이를 응용한 많은 상업용/군사용 시스템들이 개발되어 있다.[1]

그러나 현존하는 대부분의 해외 및 국내 송수신 장비(또는 모듈)들은 단지 방송 시스템 구축을 목적으로 개발되었거나 네트워크 시스템에 적용하기 위해 설계되었다고 하더라도 DVB-S2/RCS 표준 시스템 구성(표 1)과 다른 경우가 많기 때문에 원하는 시스템을 구축하기에는 한계가 있다. 이와 같은 이유는 표준에서 설명하는 MF-TDMA(Multi-Frequency Time Division Multiple Access) 망동기 설계 및 구현의 난해함이며, 이를 해결하기 위해 표준에서 제시한 망동기 설계 자체를 거부하고 다양한 방식의 망동기 기법이 적용된 장비를 개발해 오기도 했다.

본 논문에서는 MF-TDMA 위성통신 시스템의 개발 현황과 시스템 구조에 대하여 간략히 기술하고 표준에서 설명하는 망동기 방식과 다중접속방식의 물리적 구조, 현존 송수신기 시스템의 장단점에 대해 언급할 것이다. 그리고 단점을 보완할 수 있는 방법을 제시하고 제안하는 방식의 동작원리를 다이어그램 및 수식적 표현으로 설명하도록 한다. 끝으로, 새로운 망동기 기법의 타당성을 확인하기 위해 컴퓨터 시뮬레이션을 통해 데이터를 도출하고 그것을 바탕으로 분석 및 해석해본다.

## II. 관련 연구

### 1. TDMA 성형 망 시스템

TDMA 위성통신 시스템의 트래픽 채널은 Slotted-Aloha 기반으로 운용되고 있으며 다수의 단말이 할당된 전체 망자원을 효율적으로 이용하기 위해서는(Collision avoidance) 중심국과 단말국의 망동기가 필수적으로 요구된다. 만약 역방향 채널의 대역폭이 크다면 단말의 클럭 정확도는 비교적 높게 요구되고 망동기 보정 알고리즘 또한 필요하다. 이를 위해 DVB 규격에서는 단말 클럭이 망제어기 기준 클럭과의 오차를 줄일 수 있도록 방송채널 프레임에 NCR(Network Clock Reference)를 추가하여 보상시키는 방식이 기술되어 있다.

그림 1은 ETSI에서 제안하는 기준클럭을 단말에게 제공하는 과정을 나타낸다. SOF(Start of Frame)가 전송되는 시각이 MPEG2-TS의 데이터필드에 저장되어 방송되어진다. DVB-S2 프레임을 수신 가능한 모든 단말들은 수신된 기준 클럭 값에 자신의 카운터를 맞추게 된다.

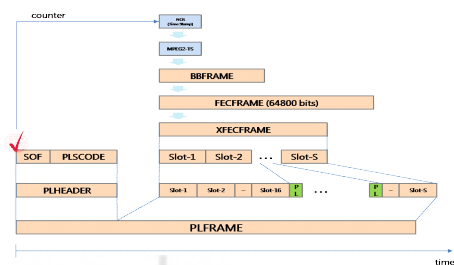


그림 1. DVB-S2/RCS 망동기 구조  
Fig. 1. DVB-S2/RCS Network Synchronization

그러나 위와 같은 망동기 방식은 하드웨어적으로 난점이 상당히 많고 개발 중 많은 시간을 디버깅에 투자해야 한다. 현재까지 개발된 많은 장비들 또한 위의 방식을 따르지 않는 경우가 대부분이다. 이에 대한 구체적인 내용은 "II-3"에서 언급하도록 한다.

표 1. DVB-S2/RCS 채널 구성  
Table 1. DVB-S2/RCS Channel Structure

항목	특징
포워드 링크(DVB-S2)	광대역 TDM 방송채널 QPSK ~ 32APSK BCH-LDPC
리턴 링크(DVB-RCS)	협대역 MF-TDMA 채널 QPSK RS-CC, CTC

2. 표준의 망동기 획득 구조

ETSI의 DVB 규격에서 기술되어 있는 TDMA 망동기 방식은 현실적으로 불가능하지는 않지만 매우 복잡한 하드웨어 구조가 될 가능성이 높다.[1] 따라서, 개발 시간의 증가와 더불어 많은 디버깅 변수로 인하여 추후 수정의 어려움을 겪을 것이 예상된다. 이렇게 바라보는 요인은 부호화기의 프로세싱 연산 지연(MODCOD에 따라 다양하게 변화될 것임)과 MODCOD에 따른 불규칙적인 PL프레임 시작 시각(SOF) 간에 조합되는 다양한 경우의 수를 고려해야 한다는 것이다.

또한, 이와 같은 방식은 매 PL프레임(또는 수 PL프레임)마다 MPEG2-TS 1개에 해당되는 대역폭 감소를 유발시킨다. 대역효율성은 MODCOD에 따라 다양하겠지만 QPSK, 1/2, 16200 LDPC인 경우 약 10%의 손실이 따르게 된다. (표 1) 수치적으로만 따져도 사용자(운용자) 입장에서는 허용할 수 없는 높은 손실율이다.[1]

그림 2는 망동기 타이밍 보정 메시지 필드인 레퍼런스 값(NCR)을 전송하기 위한 DVB-S2 송신 및 수신 구조를 나타낸다. FEC 이전의 BB 프레임하는 과정에서 SOF 인터럽트가 발생하게 되면 저장되어 있던 NCR 카운터 값을 읽은 후 MPEG2-TS 헤더 PCR 필드(확장 필드)에 쓰는 과정을 보여준다.

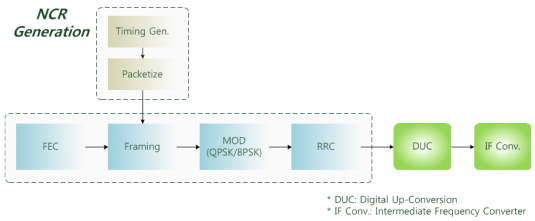


그림 2. DVB-S2 송신기 구조  
Fig. 2. DVB-S2 Tx Structure

3. 일반적인 망동기 획득 구조

기존의 표준 망동기 획득 구조를 시스템에 그대로 적용하는 것이 불가능하지는 않지만 앞에서 언급되었듯이 구현복잡도와 대역효율적인 면에서는 적합하지 않다는 결론이다.

이 2가지 단점을 보완하기 위해서는 기존 TDMA 채널 구성을 변화시키지 않으면서 단지 망동기 정보만을 통신할 수 있는 별도의 채널이 추가로 필요하다. 이와 같이 망동기를 위한 별도의 채널은 FDM 다중화 방식으로 간단히 해결할 수 있다.(그림 3) 이미 상용화되어 있는 많은 DVB-VSAT 시스템들이 이러한 스킴을 따르고 있지만 대역효율성과 추가되는 하드웨어 면에서 바라보면 중복되는 비용증가를 낳는다는 단점을 막을 수는 없다.

그림 3은 별도의 FDM 망동기 채널을 추가시킨 후의 MF-TDMA 성형 네트워크 시스템의 주파수-시간 영역 자원 할당 그래프이다. 동기채널이 추가됨으로써 기존 주파수 설정 값이 변화됨은 물론, 인접채널 간섭(ACI, Adjacent Channel Interference) 회피를 위한 시스템 설계 파라미터 까지도 변경되기 때문에 호환성이 떨어진다.[4]

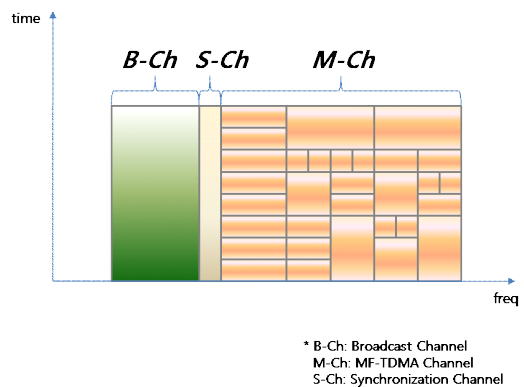


그림 3. FDM 망동기 채널 구조  
Fig. 3. FDM Network Sync. Channel Structure

변경되는데 그 세부적인 내용은 표 2와 같다. 크게 두 가지의 선택적 변경 사항을 예상할 수 있고 어느 방식을 취하든지 어려움을 겪게 된다.

표 2. 하드웨어 변경 사항  
Table 2. Hardware Modification Items

항목	세부 변경 사항	비고
MODEM 샘플률	ADC(DAC) 샘플률	디지털부에서 변경 사항을 수용하려는 경우 Tx 및 Rx의 샘플률이 변경됨. 결국 대부분의 파라미터를 재설정해야함.
	DDC(DUC) 레퍼런스 주파수	
	인터플레이션/데시메이션 필터 클럭	
	프레이밍/디프레이밍 관련 변경	
	채널 멀티플렉싱	
망동기 전용 IF 시스템	모뎀 전체 형상	아날로그부에서 수용하려는 경우 막대한 추가비용 예상됨
	전력 소모량	
	주파수 설정값	

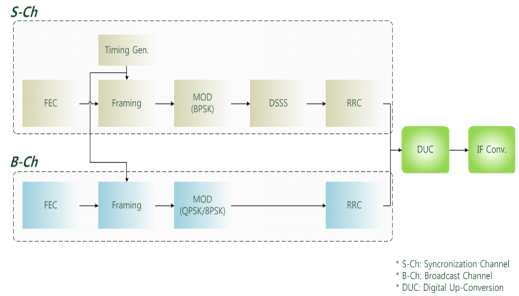


그림 5. 계층적 망동기 송신 구조  
Fig. 5. Hierarchical Network Sync. Tx Structure

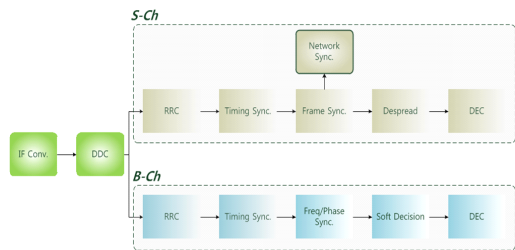


그림 6. 계층적 망동기 수신 구조  
Fig. 6. Hierarchical Network Sync. Rx Structure

그러나 FDM 동기채널이 추가됨으로써 슈퍼프레임 망동기 타이밍 보정은 훨씬 간략해졌음을 그림 4를 통해 알 수 있다.

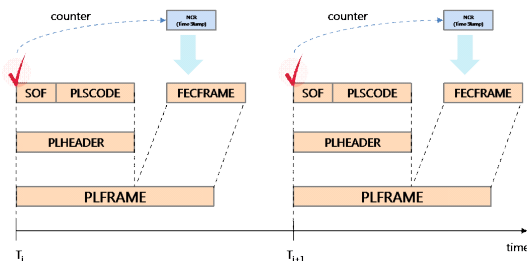


그림 4. FDM 동기채널 타이밍 보정  
Fig. 4. Timing compensation through FDM S-Ch

### III. 본 론

이 섹션에서는 앞에서 소개한 여러 가지 망동기 획득 방식들의 단점을 극복하기 위해 혁신적이고 새로운 방식을 제안한다. 그리고 이를 검증하기 위해 통계 및 이론적 데이터를 보여주고 이를 분석하려고 한다.

#### 1. 계층적 망동기 획득 구조

본 논문에서는 시스템 성능과 자원 효율성의 증대를 포함하여 사업적인 측면까지 고려한 획기적인 방식을 제안하고 이를 계층적 망동기라고 명명한다. 그림 5와 그림 6은 계층적 망동기에 대한 채널 구조와 하드웨어 및 시스템 구조를 나타내고 있다.

그림 7은 포워드링크, 리턴링크 그리고 동기채널의 자원할당 그래프를 시간-주파수 대역에서 나타낸 것이다. 그래프를 살펴보면 기존 DVB-S2/RCS 시스템의 자원할당 구조와 큰 차이를 보이지는 않지만, 동기채널이 방송채널과 주파수대역이 중첩되어 있음에 유의해서 관찰한다.

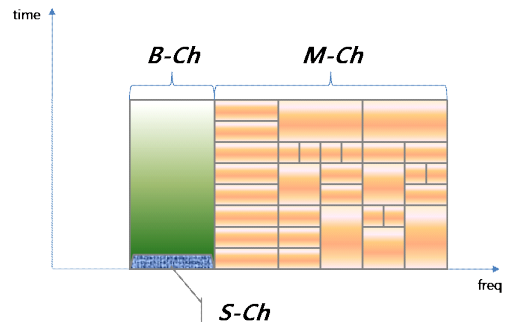


그림 7. 계층적 망동기 채널 구조  
Fig. 7. Hierarchical Network Sync. Channel

동일한 주파수 대역에 중첩된 2개의 신호가 존재하기 때문에 과거의 CDMA와 차이가 없다고 생각할 수 있다. 그러나 2개의 신호가 각각 직교하는 코드를 이용한 다중화가 아님에 유의해야 한다. 그림의 "S-Ch" 신호의 송신 및 수신기는 단지 대역확산을 위한 코드 코릴레이션을 수행하고 있다. 본 논문에서는 동기채널 신호를 올바르게 변조 및 복조하기 위해서 계층적 기법을 적용하였으며 시스템 요구사항을 충족시키기 위한 파라미터를 구하는 과정이 기술되어 있다.[3]

$$\begin{aligned}
 s(t) &= s_1(t) + s_2(t) \\
 s_1(t) &= (I_k + jQ_k) \cdot e^{j2\pi f_c t} \\
 s_2(t) &= (B_k * C_k) \cdot e^{j2\pi f_c t} \quad (\text{식 1})
 \end{aligned}$$

(식 1)은 송신신호가 만들어지는 과정을 나타낸다.  $s_1(t)$ 와  $s_2(t)$ 는 안테나를 이용하여 송신하기 전까지 선형 필터 및 앰프를 통과한다. 각 신호는 서로 직교하지 않으므로 섞일 수밖에 없고 이를 정상적으로 복조하는 특별한 방법이 필요한데 그것이 계층적 변조기법이다.[6][7]

$$\begin{aligned}
 r(t) &= s(t) + n(t) \\
 R_n &= \text{corr}(r(t), h(t))_n \\
 \tilde{I}_k &= \text{hypothesis}(\text{real}(R_n)) \\
 \tilde{Q}_k &= \text{hypothesis}(\text{imag}(R_n)) \\
 \tilde{B}_k &= \text{hypothesis}(\text{real}(R_n - \tilde{I}_k - j\tilde{Q}_k)) \quad (\text{식 2})
 \end{aligned}$$

(식 2)는 계층 변조신호를 복조하는 과정을 나타낸다. 이와 같은 경우  $s_2(t)$  신호는  $s_1(t)$ 를 복조하는데 간섭을 주지만 그 반대의 경우에는 직접적인 영향이 없음을 알 수 있다. 단,  $I_k$  또는  $Q_k$ 가 손상된 경우 간접적으로 그 영향을 미칠 수는 있다.

2. 성능 검증(컴퓨터 시뮬레이션)

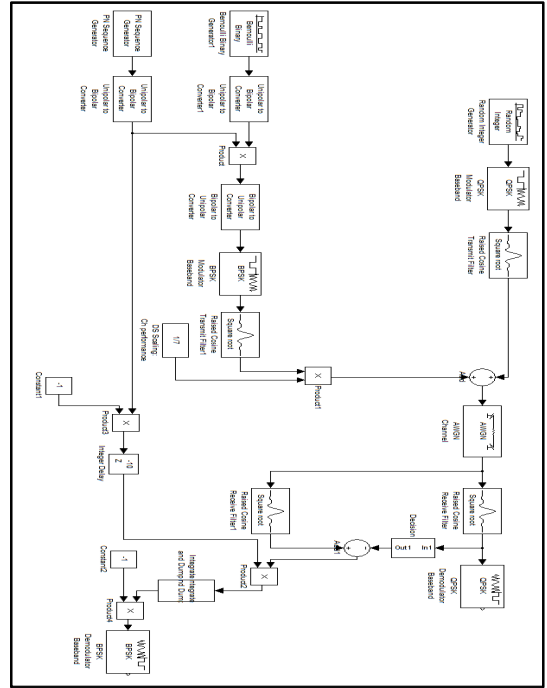


그림 8. 계층적 망동기 시뮬레이션 구성도  
Fig. 8. 계층적 Network Sync. simulation diagram

본 논문에서 제안하는 계층적 망동기 시스템의 성능을 측정정보도록 한다. 컴퓨터 시뮬레이션 구성은 그림 8과 같이 송수신 각각 2채널(방송채널, 동기채널)이며 전송채널은 모델의 단순화를 위해 AWGN 채널로 이루어져 있고 기본적인 시스템 파라미터는 표 3과 같이 설계되어 있다.

표 3. 시뮬레이션 시스템 파라미터  
Table 3. System parameter for simulation

채널	항목	설계값
방송채널	변조율(M)	QPSK(4)
	비트율	160 Kbps
	심볼율	320 Ksps
	샘플율	10.24 Msample/s
	RRC 필터	8-oversampling, 0.2
동기채널	변조율(M)	BPSK(2)
	비트율	1 Kbps
	심볼율	8 Ksample/s
	샘플율	10.24 Msample/s
	RRC 필터	8-oversampling, 0.2
	DS factor	7, 8, 16

두 채널의 최종 샘플율을 동일하게 맞추었고 동기채널의 확산배수를 가변적으로 변경시킬 수 있도록 설계되었다. 방송채널의 주파수대역과 확산된 동기채널의 대역은 동일하게 맞출 필요가 없기 때문이다. 또한, 동기채널의 신호대역폭을 방송채널 대역폭보다 크지 않도록 함으로써 MF-TDMA 트래픽채널을 간섭시키지 않음에 유의하였다. RRC 필터의 roll-off는 두 채널간의 간섭에 큰 영향이 없기 때문에 0.2로 고정시켜서 불필요한 많은 횟수의 시뮬레이션을 방지하였다.[4]

시뮬레이션을 진행하면서 가장 핵심적으로 고려했던 점은 여러 가지 관련 파라미터를 변경해 가면서 각 채널의 수치적 성능 변화를 관찰하였다. 여기에서 언급된 주요 파라미터는 다수의 시뮬레이션 결과를 통해 확산율이었다는 것을 확인할 수 있었다. 심볼율과 샘플율을 고정시켜 두고 다양한 확산율을 적용시켜 도출된 결과를 바탕으로 발견된 사실이다.

시뮬레이션은 물리계층 동기성능이 아닌 기본적 BER 성능을 기준으로 시스템 성능을 확인하려 하였기 때문에 별도 프레임 구조를 정의하지 않았고 ECC(Error Correction Control) 역시 제외된 랜덤 정보비트의 송수신 비교만으로 성능측정을 시도하였다. 그림 8에서 자세한 내용을 확인할 수 있다.

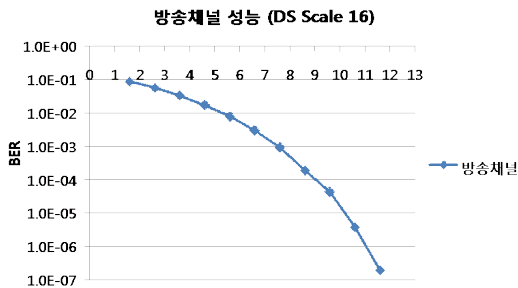


그림 9. 방송채널 시뮬레이션 성능측정 (DS 16)  
Fig. 9. Brod. Channel Simulation Result (DS 16)

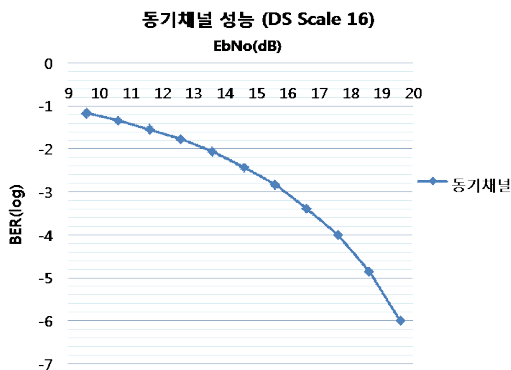


그림 10. 동기채널 시뮬레이션 성능측정 (DS 16)  
Fig. 10. Sync. Channel Simulation Result (DS 16)

그림 9와 그림 10은 확산율을 16으로 설정한 후 방송채널과 동기채널 각각의 Eb/No를 1dB 스케일로 변화시켜 가면서 BER을 계산한 결과이다. 방송채널 성능은 uncoded QPSK의 이론적 BER 수치와 1dB 정도 차이남으로써 DVB-S2 BCH-LDPC 코딩게인이 QEF(Qausi Error Free)에서 약 9~10dB 정도로 매우 크기 때문에 시스템에 영향이 미미한 정도이다. 그러나 그림 10에서 확인할 수 있듯이 동기채널의 성능은 기존 이론치 대비 매우 좋지 않다.[1][5] 약 9dB 정도의 성능 열화를 보이고 이는 확산율이 커짐으로써 방송채널 신호와 중첩되는 주파수대역이 넓기 때문에 간섭은 더욱 커지게 될 수 있다.

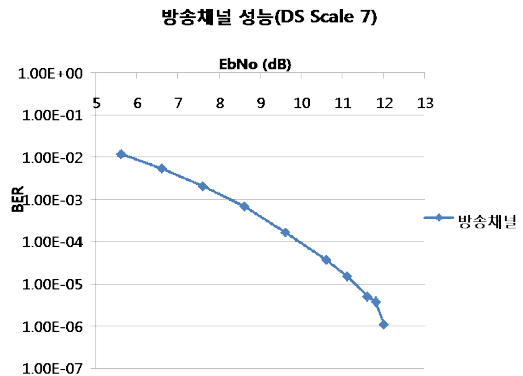


그림 11. 방송채널 시뮬레이션 성능측정 (DS 7)  
Fig. 11. Brod. Channel Simulation Result (DS 7)

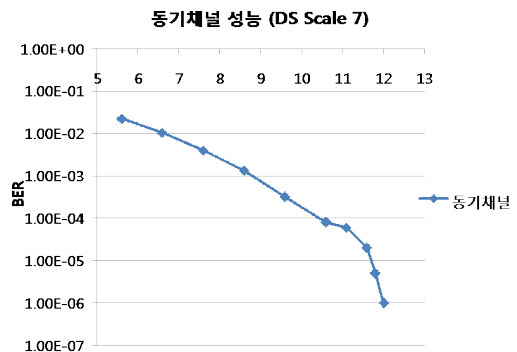


그림 12. 동기채널 시뮬레이션 성능측정 (DS 7)  
Fig. 12. Sync. Channel Simulation Result (DS 7)

그림 11과 그림 12는 확산율 7로 설정된 후의 각 채널에서의 시뮬레이션 결과를 나타낸다. 그림 11에서 방송채널 신호는 동기채널의 간섭 영향으로 인한 약 1.8dB 정도의 성능

열화를 확인할 수 있다. 그러나 동기채널은 확산율 16배에 비해 약 7dB의 성능증대로서 대폭 향상되었다.

앞의 시뮬레이션 결과를 포함하여 여러 가지 수행 결과들 표 3에 나타내었다. 확산율이 커질수록 동기채널 신호의 PSD(Power Spectrum Density)가 작아지면서 방송채널의 성능증대를 기대할 수 있으며 반대로, 중첩되는 대역이 넓어지면서 동기채널의 성능 열화로 이어지게 된다.

표 4. 시뮬레이션 결과  
Table 4. Simulation Results

항목	채널종류 별 성능지수(@1e-5)	
	방송채널	동기채널
확산 1배(이론치)	9.6 dB	9.6 dB
확산 7배	11.3 dB	11.6 dB
확산 8배	10.6 dB	12.8 dB
확산 16배	9.8 dB	18.6 dB

표 3을 통해 확산율, 심볼율, 각 채널별 성능의 관계를 쉽게 알 수 있으며 이러한 관계를 통해 시스템 설계 시 충분한 정보를 제공할 수 있을 것이다.

#### IV. 결 론

ETSI가 주체적으로 연구해 왔고 지금까지도 개정되고 있는 DVB-S2/RCS 규격은 성형 및 그물 네트워크 기반의 위성통신 시스템을 설계하기 위한 교과서적인 공개 자료이다. 그러나 이 규격을 이용한 성공적인 시스템 개발을 위해서는 해당 시스템의 사용목적이나 현실적인 구현성에 맞도록 변형 또는 추가 구현의 필요성이 필수적이다.

본 논문에서 제안된 망동기 획득 기술은 표준에서 설명하고 있는 구조보다 정확성과 안정성이 높으며 구현 복잡도가 평이하기 때문에 현실적인 개발이 가능하다. 또한, 이미 기존에 구현된 하드웨어의 호환성을 유지하여 구현적 측면의 수정을 최소화시킴으로써 망동기 채널이 존재하지 않는 기존의 방송 시스템에서 통신 시스템으로 매우 간단히 탈바꿈 가능하게 만들 수도 있다. 이러한 장점은 앞에서도 수차례 언급되었듯이, DVB 규격에서 기술되고 있는 망동기 획득 방안이나 현 시스템에 적용되어 운용되는 방식들보다 시스템 상향으로 인한 하드웨어 설계 비용 및 개발기간 측면, 그리고 위성채널

자원의 효율성 측면에서 유리하게 만든다.

단, 자원효율과 성능 간의 트레이드오프를 해결하기 위해서는 시스템의 목적을 이해하고 적절히 설계하는 단계가 필요할 것이다. 즉, 시스템에서 요구하는 EbNo 성능 및 대역폭, 전송율 등 간의 관계를 고려해야 하며, 기본 설계 개념을 기반으로 하여 본문에서 제공한 데이터를 통하여 망동기 구조를 설계한다면 큰 효과를 볼 수 있다.

#### 참고문헌

- [1] ETSI EN 302 307 V1.1.2, "Digital Video Broadcasting (DVB); Second generation framing structure, channel coding and modulation systems for Broadcasting, Interactive Services, News Gathering and other broadband satellite applications," pp. 12-33, 2006.
- [2] ETSI EN 301 790 V1.5.1, "Digital Video Broadcasting (DVB); Interaction channel for satellite distribution systems," pp. 36-97, 2009.
- [3] Simon Haykin, Michael Moher, "Modern Wireless Communications," International Edition, PEARSON, pp. 258-305, 2005.
- [4] Bernard Sklar, "Digital Communications: Fundamentals and Applications," Prentice Hall, pp. 520-592.
- [5] E.Boutillon F.Guilloud and J.Danger. " $\lambda$ -Min Decoding Algorithm of Regular and Irregular LDPC Codes," Proc. 3rd International Symposium on Turbo Codes and Related Topics, pp. 451-454, Brest, France, 2003.
- [6] Schwartz, M., "Information, Transmission, Modulation, and Noise," McGraw-Hill Book Company, New York, pp. 32-43, 1970.
- [7] Van Trees, H. L., "Detection, Estimation, and Modulation Theory, Part 1," John Wiley & Sons, Inc., New York, pp. 45-121, 1968.
- [8] T.Brack F.kienle and N.Wehn. "A synthesizable IP Core for DVB-S2 LDPC Code Decoding," IEEE Design, Automation and Test in Europe, pp. 100-105 Vol.3, 2005.

## 저 자 소 개



윤 주 현

2006: 인하대학교

전자전기공학부 공학사.

2008: 과학기술연합대학원대학교

디지털방송공학과 공학석사.

현 재: 삼성탈레스(주) 선임연구원

관심분야: 통신신호처리/영상신호처리

Email : juhyun80.yoon@samsung.com