

# 마이크로컨트롤러 포트의 3개 상태를 이용한 DAC 해상도 향상에 관한 연구

이현창\*†

## A Study on Enhancement of DAC Resolution using Three States of Micro-controller Port

Hyun-Chang Lee\*†

### 요 약

본 논문에서는 마이크로컨트롤러 포트의 3개 상태 특성을 이용해 최소의 포트 수로 디지털-아날로그 변환 결과의 해상도를 향상시키는 방법을 제시하였다. 제시한 방법의 타당성 검증에 위해 현재 사용되고 있는 2개 상태 디지털로 이루어진 디지털-아날로그 변환회로를 분석하고, 제시한 3개 상태 방법과 비교 분석하였다.

제시한 방법의 효과를 입증하기 위해 실험회로를 구성하고 실험을 진행하였으며, 그 결과 기존의 2개 상태 방법에 비해 2-비트 사용 시 해상도가 4단계에서 9단계로 225%, 3-비트 사용 시 8단계에서 27단계로 338% 크게 증가함을 확인하였다.

### Abstract

In this paper, a method for improving the resolution of digital-to-analog conversion with the minimum number of ports using the three-state characteristics of micro-controller ports is presented. To verify the validity of the proposed method, a digital-to-analog conversion circuit consisting of two-state digital that is currently being used was analyzed and compared with the proposed three-state method.

In order to prove the effectiveness of the proposed method, an experimental circuit was constructed and an experiment was conducted. As a result of the experiment, it was confirmed that the resolution increased by 225% from step 4 to step 9 when using 2 bits compared to the existing two-state method, and increased by 338% from step 8 to step 27 when using 3 bits.

**한글키워드 :** 디지털-아날로그 변환, 3진수, 마이크로컨트롤러, 포트 특성, 해상도

**keywords :** digital-to-analog conversion, ternary, micro-controller, port characteristic, resolution

## 1. 서 론

IoT(Internet of Things) 기기, 가전제품을 비롯하여 자동화기기 등에는 제어를 위한 마이크로컨트롤러가 사용되며[1,2], 마이크로컨트롤러로부터 아날로그 제어 출력을 발생할 때, 출력 주파수가 비교적 낮은 경우에는 PWM(Pulse Width

\* 공주대학교 정보통신공학과

† 교신저자: 이현창(email: hlee@kongju.ac.kr)

접수일자: 2023.07.31. 심사완료: 2023.09.09.

게재확정: 2023.09.20.

Modulation)과 적분회로를 사용하고[3,4], 빠른 속도를 요하는 경우 디지털-아날로그 변환회로를 사용한다. 이 때 고속 마이크로컨트롤러를 사용할 때는 SPI(Serial Peripheral Interface)나 I2C(Integrated Circuit)[5-7]와 같은 직렬 인터페이스형 디지털-아날로그 변환소자를 이용하지만, 기기의 성능 상 그다지 고속으로 동작하지 않는 마이크로컨트롤러의 경우나, 3, 4비트 급 출력 해상도 정도만 요구될 때는 사다리형 회로(ladder circuit)[8,9] 등을 이용한 아날로그 출력을 사용하는 것이 기기의 가격 측면에서나 부품 수급 측면에서 유리하다.

기존의 사다리형 회로에서는 마이크로컨트롤러의 출력포트가 1개 증가할 때 마다 아날로그 전압 해상도는 2배씩 증가하므로 8단계 출력이 필요하다면 3개 비트의 포트가, 16단계의 출력이 필요하다면 4개 비트의 포트가 필요하다. 그런데 실제로 제품을 구성하는 마이크로컨트롤러의 경우 제품의 저가격화, 경량화, 소형화를 위해서는 최소의 출력포트를 사용하는 것이 바람직하므로 아날로그 출력을 위해 많은 수의 포트를 적용하는 것은 한계가 있다.

Yao 등[10]은 디지털-아날로그 변환회로의 직선성을 개선하기 위한 새로운 회로 구성방법을 제시하였고, Zhuang 등[11]은 비선형 디지털-아날로그 변환회로를 이용해 정현파를 효과적으로 구성할 수 있는 방법에 관해 연구하는 등 디지털-아날로그 변환회로의 성능향상을 위한 다양한 연구들이 진행되었지만, 비트 수에 대한 해상도는 변화 없이 동일하였다. 한편, Lee[12]는 마이크로컨트롤러의 상태를 이용해 1개 비트로 3단계 파형을 생성하고 이를 전기 자동차용 모터인 PMSM(Permanent Magnet Synchronous Motor)의 위치검출기 레졸버(Resolver)의 기준신호용으로 적용해 필터를 간략화하여 온도 불안정성 등의 문제점을 개선하는 연구를 진행하였다.

본 논문에서는 마이크로컨트롤러 포트의 특성을 이용해 기존의 2진 디지털 포트에서 발생하는 아날로그 전압 레벨을 보다 적은 수의 포트를 이용해 발생시키거나, 또는 동일한 비트 수를 사용할 경우 전압 레벨 수를 획기적으로 증가시킬 수 있는 방법을 제시하고 그 효과를 실험을 통해 입증하고자 한다.

## 2. 사다리형 회로에 의한 DAC

그림 1에 현재 사용 중인 디지털-아날로그 회로의 전형적인 예인 3-비트 2진 사다리형 회로를 나타내었으며, 이는 식 (1)에 나타낸 바와 같은 출력특성을 가진다.

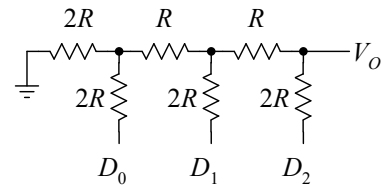


그림 1. 3-비트 2진 사다리형 회로의 예  
Fig. 1. Example of a 3-bit binary ladder circuit

$$V_O = \left( \frac{1}{2} D_2 + \frac{1}{4} D_1 + \frac{1}{8} D_0 \right) \cdot V_{CC} \quad (1)$$

여기서,  $D_2, D_1, D_0$ 는 각각 0 또는 1의 디지털 값을,  $V_{CC}$ 는 디지털 회로의 전원전압이다.

표 1. 각 비트의 조합 예  
Table 1. Example of the combination of each bit.

$D_2$	$D_1$	$D_0$	$V_O$	$D_2$	$D_1$	$D_0$	$V_O$
0	0	0	0	1	0	0	$4/8 V_{CC}$
0	0	1	$1/8 V_{CC}$	1	0	1	$5/8 V_{CC}$
0	1	0	$2/8 V_{CC}$	1	1	0	$6/8 V_{CC}$
0	1	1	$3/8 V_{CC}$	1	1	1	$7/8 V_{CC}$

따라서 3-비트의 변화에 대해 표 1과 같은 8단계의 출력전압을 나타낼 수 있다. 이 회로는 표 2와 같은 상태의 2진수 디지털을 이용하므로, 식 (2)와 같이 비트 수가 1 증가할 때 단계 수는 2배씩 증가한다.

표 2. 사용된 포트 상태  
Table 2. The status of the port used

Port	Status
Low	0V
High	V <sub>CC</sub>

$$S_{bin} = 2^n \quad (2)$$

여기서,  $n$ 은 데이터 비트 수이다.

### 3. 3개 상태를 이용한 제어 방법

#### 3.1 마이크로컨트롤러의 포트

마이크로컨트롤러는 다양한 사용자의 응용에 적용할 수 있도록 모든 기능을 사용자가 설정하도록 구성된다. 포트의 경우도 어떤 포트를 입력으로 사용할 것인지 또는 출력으로 사용할 것인지, 출력으로 사용한다면 'L'을 출력할 것인지 'H'를 출력할 것인지 설정할 수 있다.

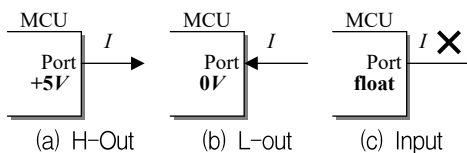


그림 2. 마이크로컨트롤러의 포트 상태  
Fig. 2. Port status of the micro-controller

이때 포트를 입력 또는 출력으로 설정하는 레지스터를 일반적으로 DDR(Data Direction Register)이라 하고, 출력 모드일 때 출력될 데이

터를 설정하는 레지스터를 포트 데이터 레지스터 (Port Data Register)라 한다[3]. 그림 2에 포트의 이러한 상태들을 각각 나타내었다.

그림 2(a)는 출력모드에서 'H' 출력일 때를 나타낸 것으로서, 포트로부터 전류가 공급(source)된다. 그림 2(b)는 출력모드에서 'L' 출력일 때를 나타낸 것으로, 이는 부하로부터 전류를 흡수(sink)하여 0V로 하강시킨다. 앞서 고찰한 사다리형 회로의 경우 이들 2가지 상태를 이용해 아날로그 전압을 생성한다. 그림 2(c)는 입력모드의 상태로서, 마이크로컨트롤러는 전압 감지로 인한 부하 회로의 영향을 줄이기 위해 수 100KΩ 정도의 매우 큰 임피던스를 가지므로 전류의 흐름은 거의 없다.

마이크로컨트롤러 포트의 이러한 3가지 상태를 전류의 관점에서 살펴보면 표 3과 같이 나타낼 수 있다.

표 3. 전류 관점에서의 포트 상태들  
Table 3. Port states interms of current

DDR	Port	Status	Current
Output	Low	0V	Sink
Input	×	open	0
Output	High	V <sub>CC</sub>	Source

즉 포트의 상태를 전압이 아닌 전류의 관점으로 보면 3가지 상태가 존재함을 알 수 있고, 이러한 전류를 3단계의 전압으로 변환하면 1개 비트를 이용해 3단계의 전압을 표현할 수 있다.

#### 3.2 3단계 전압 변환회로

그림 3에 연산증폭기를 이용한 반전증폭기 회로를 나타내었다. 그림 3에서, 연산증폭기의 부귀환에 의한 가상 합선(imaginary short) 원리에 의해 (-) 입력 전압은 식 (3)과 같다.

$$V_{(-)} = V_{(+)} \quad (3)$$

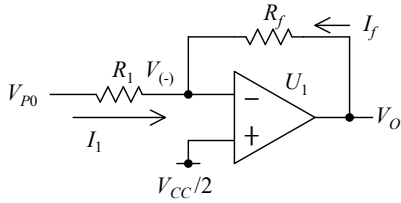


그림 3. 1-비트 3단계 전압변환 회로  
Fig. 3. 1-bit 3-stage voltage conversion circuit

따라서 (+) 입력에  $V_{CC}/2$ 의 전압을 인가하면 (-) 입력단 또한  $V_{CC}/2$ 의 전압을 유지할 것이므로, 포트의 3가지 상태에 따라 식 (4), (5), (6)과 같이 전류가 변화한다.

$$V_{P0} = \text{open} : I_{1,i} = 0 \quad (4)$$

$$V_{P0} = 0V : I_{1,L} = -\frac{V_{CC}}{2 \cdot R_1} \quad (5)$$

$$V_{P0} = V_{CC} : I_{1,H} = +\frac{V_{CC}}{2 \cdot R_1} \quad (6)$$

이 때 출력 전압  $V_O$ 는 식 (7)과 같이 나타낼 수 있다.

$$V_O = I_f \cdot R_f + \frac{V_{CC}}{2} \quad (7)$$

KCL에 의해  $I_f = -I_1$ 이므로, 식 (7)은 식 (8)과 같이 표현된다.

$$V_O = -I_1 \cdot R_f + \frac{V_{CC}}{2} \quad (8)$$

따라서 식 (4), (5), (6)을 식 (8)에 각각 대입하면 포트의 상태에 따라 식 (9), (10), (11)과 같은 전압이 출력된다.

$$V_{P0} = \text{open} :$$

$$V_{O,i} = \frac{V_{CC}}{2} \quad (9)$$

$$V_{P0} = 0V :$$

$$V_{O,L} = \frac{R_f}{R_1} \cdot \frac{V_{CC}}{2} + \frac{V_{CC}}{2} \quad (10)$$

$$V_{P0} = V_{CC} :$$

$$V_{O,H} = -\frac{R_f}{R_1} \cdot \frac{V_{CC}}{2} + \frac{V_{CC}}{2} \quad (11)$$

만약 식 (10), (11)에서  $R_f = R_1$ 이면 포트의 상태에 따라 표 4와 같은 3단계 전압이 출력된다.

표 4. 전압 변환의 결과  
Table 4. Result of voltage conversion

DDR	Port	Status	$V_O$ [V]
Output	Low	0V	$V_{CC}$
Input	×	open	$V_{CC}/2$
Output	High	$V_{CC}$	0

### 3.3 비트의 확장

그림 4에 3개 비트의 확장회로를 나타내었다.

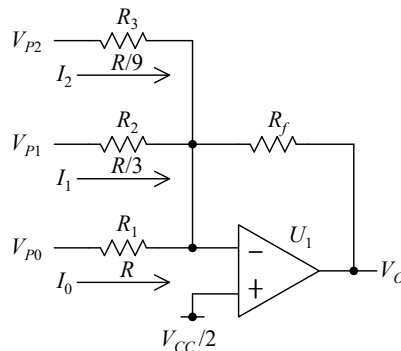


그림 4. 3-비트로 확장된 전압변환 회로  
Fig. 4. Voltage conversion circuit extended to 3-bit

그림과 같이 3개 비트로 확장한 경우 3개의

전류가 유입되지만, 부귀환의 원리에 의해 연산증폭기의 (-) 입력 단은 항상  $V_{CC}/2$ 의 전압을 유지하며, 결과적으로 한 비트의 전류 입출력이 다른 비트들에 영향을 미치지 않는다.

유입되는 전류를  $I_T$ 라 하면 KCL에 의해 식 (12)와 같이 나타낼 수 있다.

$$I_T = I_2 + I_1 + I_0 \quad (12)$$

입력저항  $R_1, R_2, R_3$ 의 비율에 의해 식 (12)는 식 (13)과 같이 나타낼 수 있고, 각 전류들은 Out-L(-1), In(0), Out-H(+1)의 상태를 가진 포트 데이터  $D_2, D_1, D_0$ 에 의해 조절되므로 식 (14)와 같이 나타낼 수 있다.

$$I_T = 9 \cdot I_0 + 3 \cdot I_0 + I_0 \quad (13)$$

$$I_T = (9 \cdot D_2 + 3 \cdot D_1 + D_0) \cdot I_0 \quad (14)$$

따라서 식 (14)를 식(7)에 대입하면 식 (15)와 같은 출력전압 방정식을 얻을 수 있다.

$$V_O = \frac{R_f}{R} \cdot (9 \cdot D_2 + 3 \cdot D_1 + D_0) \cdot \frac{V_{CC}}{2} + \frac{V_{CC}}{2} \quad (15)$$

여기서,  $D_0, D_1, D_2$ 는 포트의 전류 상태, 즉 (-1), 0, (+1)이다. 바이어스 전압  $V_{CC}/2$ 를 제외한 3개 비트의 변화에 따른 출력전압 비율을 표 5에 나타내었다.

### 3.4 출력 성능의 비교

이상에서 살펴본 바와 같이 기존의 디지털 신호에 의한 아날로그-디지털 변환 시의 출력 단계 수는 식 (16)과 같이 한 비트 늘어날 때마다 2배씩 증가하는데 비해, 제시한 방법은 식 (17)과 같이 3배씩 증가한다.

표 5. 3-비트에 의한 출력전압의 조합 예  
Table 5. Example of output combination in 3-bit.

$D_2$	$D_1$	$D_0$	Ratio
-1	-1	-1	-13
-1	-1	0	-12
-1	-1	+1	-11
-1	0	-1	-10
-1	0	0	-9
-1	0	+1	-8
-1	+1	-1	-7
-1	+1	0	-6
-1	+1	+1	-5
0	-1	-1	-4
0	-1	0	-3
0	-1	+1	-2
0	0	-1	-1
0	0	0	0
0	0	+1	+1
0	+1	-1	+2
0	+1	0	+3
0	+1	+1	+4
+1	-1	-1	+5
+1	-1	0	+6
+1	-1	+1	+7
+1	0	-1	+8
+1	0	0	+9
+1	0	+1	+10
+1	+1	-1	+11
+1	+1	0	+12
+1	+1	+1	+13

$$S_{bin} = 2^n \quad (16)$$

$$S_{ter} = 3^n \quad (17)$$

여기서,  $n$ 은 데이터 비트 수이다. 식 (16), (17)을 그림 5에 그래프로 나타내었다.

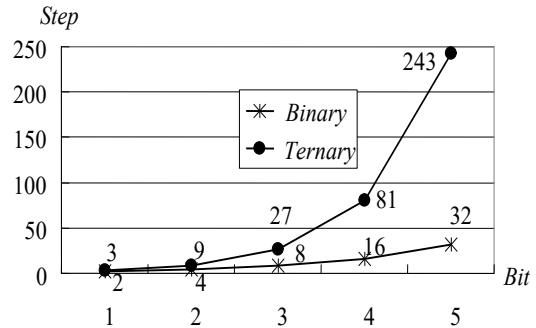


그림 5. 2진수와 3진수의 결과 비교  
Fig. 5. Comparison of binary and ternary results

그래프에서, 제시한 방법은 기존의 방법에 비해 출력전압의 단계 수가 1개 비트에서는 150% 증가하고, 3개 비트에서는 338%, 5개 비트에서는 759% 등으로 그 효과가 비약적으로 커짐을 알 수 있다.

### 4. 실험 및 고찰

제시한 회로의 효과를 확인하기 위해 그림 6에 나타난 바와 같이 마이크로컨트롤러 ATmega328을 이용해 그림 1에 나타난 2진 사다리형 회로와 그림 4에 나타난 제시회로를 구성해 실험을 실시하였다. 이 때, 3진 전압 변환회로에서 피드백 저항  $R$ 는 전압 레벨을 사다리형 회로와 동일하도록  $R/13$ 으로 설정하였다.

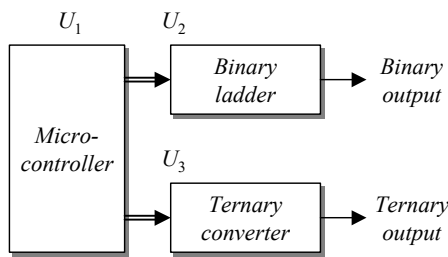


그림 6. 실험 회로의 블록도

Fig. 6. Block diagram of the experimental circuit

표 6에 3-비트 출력을 단계적으로 발생시키면서 측정된 전압을 나타내었으며, 예상한 바와 같이 +2.5V 바이어스 전압을 중심으로 0V부터 +5V 구간을 27단계로 분할한 출력이 발생하였다.

표 6. 3-비트에 의한 출력전압 측정 결과

Table 6. Output voltage measurement result in 3-bit

$D_2$	$D_1$	$D_0$	$V_O$ [V]	$D_2$	$D_1$	$D_0$	$V_O$ [V]
-1	-1	-1	5.00	0	0	+1	2.27
-1	-1	0	4.78	0	+1	-1	2.08
-1	-1	+1	4.58	0	+1	0	1.88
-1	0	-1	4.38	0	+1	+1	1.69
-1	0	0	4.18	+1	-1	-1	1.60
-1	0	+1	3.99	+1	-1	0	1.40
-1	+1	-1	3.80	+1	-1	+1	1.20
-1	+1	0	3.61	+1	0	-1	1.00
-1	+1	+1	3.42	+1	0	0	0.80
0	-1	-1	3.26	+1	0	+1	0.61
0	-1	0	3.06	+1	+1	-1	0.42
0	-1	+1	2.87	+1	+1	0	0.22
0	0	-1	2.67	+1	+1	+1	0
0	0	0	2.47				

표 6의 결과에서 각 단계마다의 전압차는 이론적으로 0.192V이나 실제 실험에서는 이를 중심으로 오차가 발생하는데, 이는 사용한 저항들 간의 오차에 의해 기인한 것으로 보인다.

기존 방법과 제시한 방법의 차이를 시각적으로 확인하기 위해 그림 6 회로에 그림 7과 같은 소프트웨어를 어셈블리어로 구성해 톱니파를 발생하는 실험을 진행하였다.

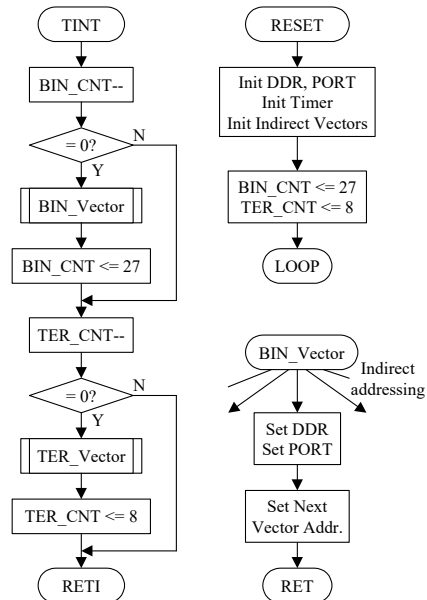


그림 7. 톱니파 발생 소프트웨어

Fig. 7. Ramp wave generation software

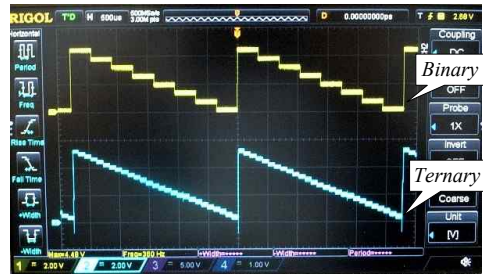
그림 7은 3-비트 톱니파 발생의 경우를 나타낸 것으로서, BIN\_CNT, TER\_CNT 변수에 의해 각각 인터럽트 27회와 8회마다 다음 단계의 파형을 출력해 동일한 주기의 두 출력을 얻는다.

2-비트를 이용해 발생한 2진 파형과 3진 파형을 그림 8(a)에, 3-비트를 이용한 파형들을 그림 8(b)에 나타내었다. 그림 8(a)의 상측 파형은 2-비트 2진을 이용한 결과로서 4단계 파형이 얻어지는데 비해, 하측의 파형에서는 동일한 2-비트를 사용함에도 불구하고 9단계의 출력이 얻어지는 결

과가 나타났다. 그림 8(b)의 3-비트인 경우 2진 파형은 8단계인데 비해 3진 파형은 27단계로서 더욱 큰 차이가 발생함을 확인할 수 있다.



(a) 2-bit



(b) 3-bit

그림 8. 실험 결과 파형

Fig. 8. Waveform of experiments

## 5. 결론

본 논문에서는 마이크로컨트롤러 포트의 프로그램 설정 특성을 이용해 디지털-아날로그 변환시 해상도를 높일 수 있는 방법을 제시하였다. 이를 위해 기존 2진수 사다리형 회로의 출력특성을 고찰하고, 마이크로컨트롤러 포트의 3가지 상태 특성을 3단계의 전압출력으로 변환할 수 있는 회로를 제시하였다. 시뮬레이션에 의하면, 이 회로를 이용해 비트를 확장할 경우 기존의 2진수에 의한 아날로그 전압 단계 수에 비해 1개 비트에서는 2단계에서 3단계로 150% 증가하고, 3개 비트에서는 8단계에서 27단계로 338% 증가하는 등 그 효과가 비약적으로 커짐을 확인하였다.

제시한 방법의 효과를 입증하기 위해 마이크로컨트롤러를 이용해 사다리형 회로와 제시한 회로를 구성하고 프로그램을 작성해 실험을 진행하였으며, 그 결과 예상한 결과와 동일한 결과를 확인하였다. 제시한 방법을 이용할 경우 동일한 포트수의 마이크로컨트롤러를 이용하면서도 더 높은 해상도의 아날로그 전압을 얻을 수 있고, 동일한 해상도를 얻기 위해서는 더 적은 포트 수로 가능해지므로 마이크로컨트롤러의 포트 수 절감에 따른 회로의 단순화는 물론 제품 단가를 절감하는데 기여할 수 있을 것으로 사료된다.

이 논문은 2023년 공주대학교 학술연구지원사업의 연구지원에 의하여 연구되었음.

This work was supported by the research grant of Kongju National University in 2023.

## 참고 문헌

- [1] Rym Chéour, Sabrine Khriji, Mohamed abid, Olfa Kanoun, "Microcontrollers for IoT: Optimizations, Computing Paradigms, and Future Directions", 2020 IEEE 6th World Forum on Internet of Things (WF-IoT), June, 2020. DOI: 10.1109/WF-IoT48130.2020.9221219
- [2] Chao Gao, Lan Luo, Yue Zhang, Bryan Pearson, Xinwen Fu, "Microcontroller Based IoT System Firmware Security: Case Studies", 2019 IEEE International Conference on Industrial Internet (ICII), Nov., 2019. DOI: 10.1109/ICII.2019.00045
- [3] R.E. Hiorns, R.G. Bowman, M.B. Sandler, "A PWM DAC for digital audio power conversion: from theory to performance", 1991 International Conference on Analogue to Digital and Digital to Analogue

- Conversion, Sep., 1991. <https://ieeexplore.ieee.org/abstract/document/151989>
- [4] P.S. Wright, J.R. Pickering, "An AC voltage standard based on a PWM DAC", IEEE Transactions on Instrumentation and Measurement, Vol. 48, No. 2, Apr., 1999. DOI: 10.1109/19.769627
- [5] Frederic Leens, "An introduction to I2C and SPI protocols", IEEE Instrumentation & Measurement Magazine, Vol. 12, No. 1, Feb., 2009. DOI: 10.1109/MIM.2009.4762946
- [6] N Ori, Y Eshed, I Paran, G Presting, D Aviv, S Tanksley, D Zamir, R Fluhr, "The I2C family from the wilt disease resistance locus I2 belongs to the nucleotide binding, leucine-rich repeat superfamily of plant resistance genes", The Plant Cell, pp. 521-532, Vol. 9, No. 4, Apr. 1997. DOI: 10.1105/tpc.9.4.521
- [7] Zheng-wei Hu, "I2C Protocol Design for Reusability", 2010 Third International Symposium on Information Processing, Oct., 2010. DOI: 10.1109/ISIP.2010.51
- [8] M.P. Kennedy, "On the robustness of R-2R ladder DACs", IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, Vol. 47, No. 2, Feb., 2000. DOI: 10.1109/81.828565
- [9] Wei Xu, Runxi Zhang, Chunqi Shi, "Research of segmented 8bit voltage-mode R-2R ladder DAC", 2015 IEEE 11th International Conference on ASIC (ASICON), Nov., 2015. DOI: 10.1109/ASICON.2015.7517105
- [10] Dan Yao, Yifei Sun, Masashi Higashino, Shaiful Nizam Mohyar, Tomonori Yanagida, Takuya Arafune, Nobukazu Tsukiji, Haruo Kobayashi, "DAC linearity improvement with layout technique using magic and latin squares", 2017 International Symposium on Intelligent Signal Processing and Communication System(ISPACS), Nov., 2017. DOI: 10.1109/ISPACS.2017.8266552
- [11] Yuming Zhuang, Benjamin Magstadt, Tao Chen, Degang Chen, "High-Purity Sine Wave Generation Using Nonlinear DAC With Predistortion Based on Low-Cost Accurate DAC - ADC Co-Testing", IEEE Transactions on Instrumentation and Measurement, pp. 279 - 287, Vol. 67, No. 2, Feb., 2018. DOI: 10.1109/TIM.2017.2769238
- [12] Hyun-Chang Lee, "Study on the Method of Generating a Resolver Reference Signal using Triple state of Microcontroller Port", Journal of Software Assessment Valuation, pp. 221-227, Vol. 18, No. 2, Dec., 2022. DOI: 10.29056/jsav.2022.12.22
- [13] Microchip, 8-bit AVR Microcontroller ATmega128A Datasheet Complete. pp.313-333, 2015. [ww1.microchip.com/downloads/en/devicedoc/atmel-8151-8-bit-avr-atmega128a\\_datasheet.pdf](http://ww1.microchip.com/downloads/en/devicedoc/atmel-8151-8-bit-avr-atmega128a_datasheet.pdf)
- [14] Albert Malvino, David J. Bates, Patrick E. Hoppe, "Electronic Principles - Ninth Edition", Mc Graw- Hill Education, 2020. ISBN : 9781260570564, 1260570568

저 자 소 개



이현창(Hyun-Chang Lee)

1986.2 단국대 전자공학과 학사  
 1989.8 단국대 전자공학과 석사  
 1996.2 단국대 전자공학과 박사  
 1996.3~2004 국립 천안공업대학  
 정보통신과 부교수.  
 2005.3~현재 국립 공주대학교 공과대학  
 정보통신공학과 교수.  
 <주관심분야> 멀티미디어 회로, 모터제어,  
 마이크로프로세서, 임베디드 소프트웨어