

논문 2024-4-16 <http://dx.doi.org/10.29056/jsav.2024.12.16>

이벤트 전달 구동 방식 시뮬레이터를 위한 3-상태 논리소자 모델링

기장근*†

Tri-state Logic Device Modeling for an Event-Driven Simulator

Jang-Geun Ki*†

요 약

최근 온라인과 오프라인 교육의 장점을 혼합한 하이브리드 교육에 대한 관심이 점점 더 증가하고 있다. 하이브리드 교육이 실험 위주의 공학교육 분야에서 소기의 교육목표를 달성하기 위해서는 효율적인 온라인 가상실험 소프트웨어의 개발이 절대적으로 필요하다. 본 연구에서는 전기전자 공학분야에서 필수적으로 학습해야 하는 디지털 회로설계 분야에서 활용할 수 있는 디지털 가상실험 소프트웨어 개발 연구의 일환으로 디지털 3-상태 시뮬레이션 방법에 대해 기술하였다. 제안하는 디지털 3-상태 시뮬레이션 모델에서 회로를 구성하는 각 소자의 입력 단자는 자신과 도선으로 연결된 다른 소자들의 출력단자에 옵저버로 등록되면서 이 출력단자들의 리스트를 생성 관리한다. 출력단자들은 자신의 상태값에 변화가 생기면 옵저버로 등록된 입력단자에 자신의 변화된 상태값을 알리고, 이를 통보 받은 입력단자는 자신이 관리하는 출력단자 리스트상의 모든 출력단자 상태값들을 고려하여 자신의 최종 상태값을 결정한다. 본 논문에서 제안하는 디지털 3-상태 시뮬레이션 모델링 방안은 복잡한 전기전자 회로해석 방식에 비해 간단하면서 효율적으로 wired-OR 결선 방식 등의 시뮬레이션을 지원할 수 있어 디지털 가상실험 소프트웨어의 유용성을 향상시킬 수 있을 것으로 기대된다.

Abstract

Recently interest in hybrid education that combines the advantages of online and offline education is increasing more and more. In order for hybrid education to achieve its intended educational goals in experiment-oriented engineering education, it is absolutely necessary to develop efficient online virtual experiment software. In this paper, a digital three-state simulation method is described as part of a study on the development of digital virtual experiment software that can be used in the field of digital circuit design that must be learned in the field of electrical and electronic engineering. In the proposed digital 3-state simulation model, the input terminal of each device constituting the circuit is registered as an observer in the output terminal of other devices connected to the wire and creates and manages a list of these output terminals. When there is a change in the state value, the output terminals notify the input terminals registered as observers of their changed values, and the notified input terminals determine their final state values by considering all output terminal state values on the output terminal list managed by them. The digital 3-state simulation modeling method proposed in this paper is expected to improve the usefulness of digital virtual experiment software by supporting simulations such as wired-OR connection methods simply and efficiently compared to complex electrical and electronic circuit analysis methods.

한글키워드 : 3-상태 논리소자, 모델링, 이벤트 전달 구동방식, 디지털 가상실험, 공학교육

keywords : 3-state logic device, modeling, event-driven, digital virtual experiment, engineering education

* 공주대학교 전기전자제어공학부

접수일자: 2024.11.26. 심사완료: 2024.12.11.

† 교신저자: 기장근(email: kjg@kongju.ac.kr)

게재확정: 2024.12.20.

1. 서론

최근 2020년부터 약 3년간에 걸쳐 유행했던 COVID-19 팬데믹의 영향으로 우리 일상생활에 많은 변화가 이루어져 왔다. 대부분의 회사에서 재택근무와 인터넷 온라인을 이용한 업무처리, 화상 통신 회의 등 본격적인 디지털 노마드[1-4] 시대를 여는 계기가 되었으며, 교육 분야에 있어서도 오랜 기간 전통적으로 이어오던 오프라인 대면 수업 대신 인터넷을 사용한 온라인 비대면 수업이 활성화 되어왔다. COVID-19가 팬데믹으로 바뀐 현시점에서 인터넷 온라인을 이용하는 사회환경이 더욱더 발전해 나가고 있는 실정이며, 특히 교육 분야에 있어서도 오랜 기간 지속되어 온 전통적인 대면 수업 방식에서 벗어나 온라인 비대면 교육의 장점을 복합적으로 활용하려고 하는 시도가 활발히 진행되고 있다. 이러한 온라인-오프라인 하이브리드 복합 교육[5-7]이 성공적인 학업성취도를 달성할 수 있도록 하려면 오프라인 학습과 같은 교육적 성과를 달성할 수 있도록 하는 온라인 가상 교육 시스템이 선행적으로 구축되어야 한다.

본 논문에서는 전기전자공학 분야에서 필수적으로 학습되고 있는 디지털 논리회로 설계와 마이크로프로세서 교과목 등에서 활용할 수 있는 디지털 가상 실험 소프트웨어[8]를 개발하기 위해 필요한 디지털 3-상태 시뮬레이션 방안에 관해 기술하였다. 본 논문에서 제안하는 디지털 3-상태 시뮬레이션 모델에서 회로를 구성하는 각 소자의 입력단자는 자신과 도선으로 연결된 다른 소자들의 출력단자에 옹저버로 등록되면서 이 출력단자들의 리스트를 생성 관리한다. 출력단자들은 자신의 상태값에 변화가 생기면 옹저버로 등록된 입력단자에 자신의 변화된 상태값을 알리고, 이를 통보 받은 입력단자는 자신이 관리하는 출력단자 리스트상의 모든 출력단자 상태값들을

고려하여 자신의 최종 상태값을 결정한다.

본 논문에서는 입력단자가 도선으로 연결된 다른 소자의 출력단자에 옹저버로 직접 등록되는 방식으로 동작하도록 설계 되었는데, 또 다른 방식으로는 도선이 출력단자에 옹저버로 등록되고 이 도선에 입력단자가 옹저버로 등록되는 방식도 고려해 볼 수 있다. 그러나 본 논문에서 고려하고 있는 시뮬레이터에서 이러한 방식이 적용될 경우에는 직선으로 그려지는 선 하나하나가 별도의 도선 객체로 모델링 되어 회로를 구성하는 선 연결이 복잡할 경우 많은 도선 객체 사이에 이벤트 전달이 이루어져 하고 또 연결된 도선 객체들을 하나의 그룹으로 묶어 관리하는 별도의 그룹 객체가 필요하게 되는 등 복잡도가 증가하게 되어 본 논문에서는 고려하지 않았다.

본 논문의 구성은 다음과 같다. 1장 서론에 이어 2장에서 디지털 3-상태 시뮬레이션 모델 설계에 관해 기술하고, 3장에서 제안된 모델의 구현 및 시뮬레이션을 통한 기능 검증을 수행하고, 4장에서 결론 및 앞으로의 연구 방향에 대해 기술한다.

2. 디지털 3-상태 시뮬레이션 모델 설계

본 논문에서 고려된 디지털 회로 시뮬레이터는 기존 대부분의 시뮬레이션 소프트웨어[9-11]와는 달리 회로내 소자에서 발생하는 디지털 값(0 또는 1)의 변화를 연결된 다른 소자로 전달함으로써 디지털 회로를 시뮬레이션하는 이벤트 전달 구동 방식으로 동작하도록 설계되었다. 또한 본 연구에서는 디지털 회로의 오픈 콜렉터형[12] 출력포트를 모델링하기 위해 0과 1 상태에 추가해서 하이 임피던스 상태 Z도 지원하는 3-상태 시뮬레이션 방안을 제시하였다.

일반적으로 3-상태 버퍼의 출력단자는 0, 1, Z

의 3가지 상태 값을 가질 수 있으며, 오픈 콜렉터형 출력단자는 0 또는 Z 상태를 갖는다. 디지털 회로 구성시 새로운 소자를 용이하게 추가할 수 있도록 하기 위해 그림 1에 나타난 것과 같은 wired-OR 방식의 결선을 자주 사용하게 되는데, 이때 연결되는 소자의 출력단자는 오픈 콜렉터형 단자여야 한다.

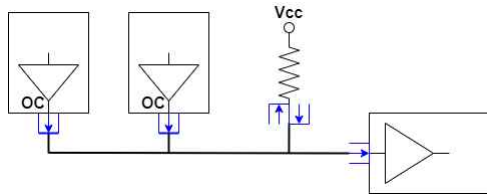


그림 1. Wired-OR 결선
Fig. 1. Wired-OR connection

그림 1에 나타난 wired-OR 연결 회로를 보면 여러 소자들의 오픈 콜렉터형 출력단자들과 풀업 저항 그리고 이 출력단자들의 값이 전달될 수신 소자의 입력단자가 하나의 도선으로 연결되어 있다. 일반적으로 오픈 콜렉터형 출력단자를 갖는 소자들은 평소 끊어진 상태(하이 임피던스 Z 상태)를 유지하다가 필요시 출력단자의 값을 0으로 설정하게 된다. 모든 오픈 콜렉터형 출력단자들의 값이 Z일 경우에는 풀업저항을 통해 Vcc, 즉 논리 1 값이 수신 소자의 입력단자에 공급되고, 오픈 콜렉터형 출력단자 중 어느 하나라도 값이 0이 되면 수신 소자의 입력단자에는 0이 공급된다. 이러한 동작을 복잡한 수학적 전자회로 분석 대신 단순 0, 1, Z의 3-상태 논리값 전달 방식으로 모델링 하기 위해 풀업저항 소자를 입력단자와 출력단자를 같은 위치에 갖도록 하여 입출력 겸용 단자로 설계하고, 도선을 통해 입력되는 논리값이 Z일 경우에는 출력을 1로, 입력되는 논리값이 0일 경우에는 출력을 0으로 해주도록 설계하였다.

```

public int calc_inpin_val(Vector<OutPin> outpin_list) {
    // new temp -> new
    // 0 - 0 -> 0
    // 0 - 1 -> (-1) noise
    // 0 - 2 -> 0

    // 1 - 0 -> (-1) noise
    // 1 - 1 -> 1
    // 1 - 2 -> 1

    // 2 - 0 -> 0
    // 2 - 1 -> 1
    // 2 - 2 -> 2

    int newstate = 2;
    int tempstate;

    Iterator<OutPin> it = outpin_list.iterator();
    while(it.hasNext()) {
        OutPin outpin = it.next();
        tempstate = outpin.getstate();
        if (newstate==0) {
            if (tempstate==1) {
                newstate = -1;
                return newstate;
            } else {
                newstate = 0;
            }
        } else if (newstate==1) {
            if (tempstate==0) {
                newstate = -1;
                return newstate;
            } else {
                newstate = 1;
            }
        } else if (newstate==2) {
            newstate = tempstate;
        } else {
            newstate = -1;
            return newstate;
        }
    }
    return newstate;
}
    
```

그림 2. 수신소자 입력단자의 3-상태 논리연산
Fig. 2. 3-state logic operation in the input terminal of the receiving device

그림 2에는 수신소자의 입력단자가 입력값을 계산하는데 사용하는 함수를 JAVA 언어를 이용해 나타내었다. 시뮬레이터가 설계된 디지털 회로의 시뮬레이션 수행시 각 도선에 연결된 소자들을 찾아 도선에 연결된 단자가 입력단자인지 출력단자인지 또는 입출력 겸용 단자인지를 조사하여 도선별 단자 리스트를 만든 다음, 각 입력단자마다 출력단자들의 리스트를 기록해 놓으면서 동시에 출력단자에 자기 입력단자를 옹저버로 등록

해서 나중에 출력단자의 상태값이 변화되면 변화 사실을 통보받도록 구성한다. 이렇게 되면 하나의 도선에 연결된 출력단자들중 어느 하나의 출력단자 값에 변화가 일어나면 해당 도선 상의 모든 입력단자들에 변화된 상태값이 전달되고 각 입력단자는 자기가 가지고 있는 출력단자 리스트에 속해있는 모든 출력단자들의 상태값을 고려해 그림 2에 나타난 함수를 이용해 최종 입력 결과값을 계산하게 된다. 그림 2에서 결과값이 -1인 경우는 이벤트 전달 순서에 따라 일시적으로 0과 1 값이 충돌하는 경우로 노이즈(noise)로 처리한다.

3. 실험 및 기능 검증

본 장에서는 앞장에서 설명한 이벤트 전달 구동 방식의 디지털 3-상태 모델링 개념을 구현하고 시뮬레이션을 통해 기능 동작을 검증한 내용에 대해 기술한다.

그림 3은 기능 검증을 위해 시뮬레이터 프로그램에서 설계된 wired-OR 연결 회로도의 한 예를 보여주고 있다.

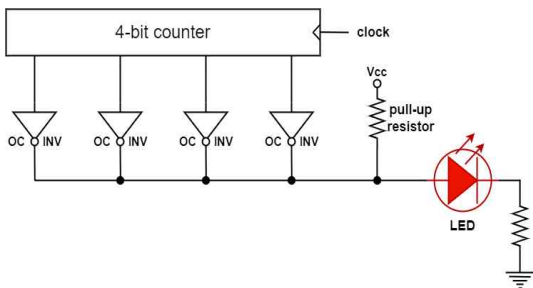


그림 3. 기능 검증을 위한 wired-OR 회로도
Fig. 3. Wired-OR circuit for functional verification

그림에서 4비트 카운터는 클럭이 들어올 때마다 1씩 증가하는 카운터이고 이 카운터의 출력을 오픈 컬렉터형 인버터 입력에 연결하였다. 오픈

컬렉터형 인버터는 입력이 0일 경우 출력이 끊어진 상태 즉, Z(high impedance) 상태가 되고, 입력이 1일 경우 출력이 0이 된다. 오픈 컬렉터형 인버터 출력들은 wired-OR 연결을 위해 하나의 도선에 연결되고 그림에서와 같이 풀업저항의 한쪽 단자에 연결된다. 풀업저항 소자는 풀업저항으로 동작하기 위해 한쪽 단자가 Vcc 단자와 연결되어 있으며, 다른 한쪽 단자는 도선에 연결되는데, 바로 이 도선에 연결된 단자에 내부적으로 각각 입력 기능과 출력 기능을 수행하는 2개의 독립적인 핀 객체가 위치적으로 중첩되어 자리하고 있다. 풀업저항 소자는 표 1에 나타난 것과 같이 도선을 통해 입력 핀 객체로 전달되는 값이 0일 경우에는 출력 핀 객체의 상태 값을 0으로 설정하고, 입력핀 값이 1일 경우에는 출력핀을 1로, 입력핀 값이 Z일 경우에는 출력핀을 1로 설정하도록 동작한다.

표 1. 풀업저항 소자의 디지털 동작
Table 1. Digital operation of pull-up resistor

입력핀 값	출력핀 값
0	0
1	1
Z	1

그림 3에서 카운터의 출력을 입력으로 받은 오픈 컬렉터 인버터들의 4개 출력은 표 2에 나타난 것과 같이 각각 0 또는 Z 상태값을 가질 수 있어 총 16가지 경우에 대한 결과값을 LED를 통해 확인함으로써 이벤트 전달 구동 방식의 디지털 3-상태 모델링이 정상적으로 동작함을 검증하였다.

그림 4에는 3-상태 버퍼 기능 검증을 위한 회로도를 나타내었다. 3상태 버퍼는 제어신호가 0일 경우 출력이 끊어진 상태, 즉 Z (high impedance) 상태가 되고, 제어신호가 1일 경우 입력값이 그대로 출력으로 나가게 된다.

표 2. 오픈 컬렉터형 인버터 출력값에 따른 LED 입력값

Table 2. LED input value according to outputs of open-collector inverters

4개 3-상태 버퍼들의 출력	LED 입력
0 0 0 0	0
0 0 0 Z	0
0 0 Z 0	0
0 0 Z Z	0
0 Z 0 0	0
0 Z 0 Z	0
0 Z Z 0	0
0 Z Z Z	0
Z 0 0 0	0
Z 0 0 Z	0
Z 0 Z 0	0
Z 0 Z Z	0
Z Z 0 0	0
Z Z 0 Z	0
Z Z Z 0	0
Z Z Z Z	1

그림 4에서 2비트 카운터의 출력은 2x4 디코더의 입력에 연결되고, 이 디코더의 4개 출력이 그림의 A, B, C, D의 3-상태 버퍼 그룹들의 제어 신호로 공급된다. 따라서 4개 그룹중 하나의 그룹에 속한 3-상태 버퍼들의 출력이 버스에 실리게 되어 LED에 값이 표시되도록 회로를 구성하였다. 또한 LED 점등 상태로 어느 그룹 3-상태 버퍼가 버스에 연결되었는지 쉽게 알 수 있도록 각 그룹의 3-상태 버퍼 입력값을 예를 들어 A그룹=0101, B그룹=1010, C그룹=0011, D그룹=1100 등과 같이 서로 다르게 인가하였다.

그림 4의 회로에 대한 시뮬레이션 결과 클럭이 하나씩 공급될 때마다 버스에 연결된 LED의 값이 0101, 1010, 0011, 1100(단, 0=LED off, 1=LED on을 의미)으로 차례로 변환을 확인하였으며, 각 그룹에 속한 3-상태 버퍼의 입력값을 서로 다른 여러 가지 값들로 바꿀 경우에도 정상 동작함을 확인하였다.

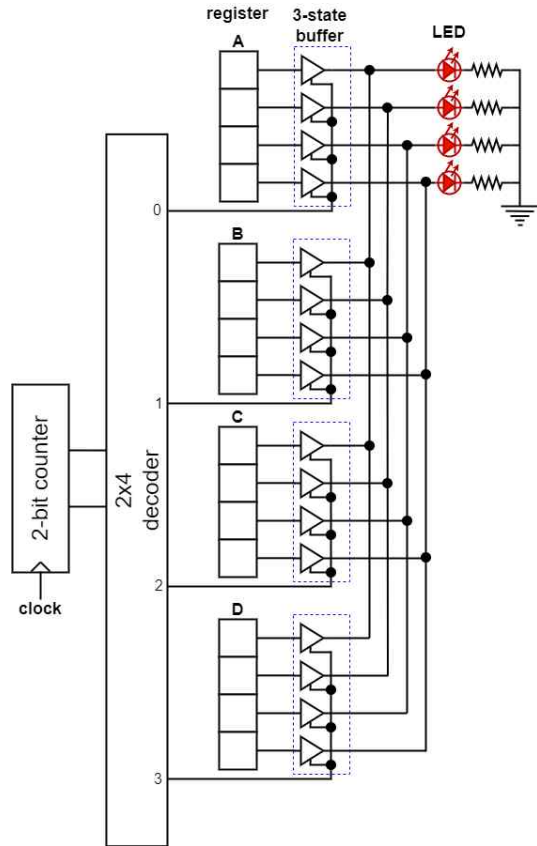


그림 4. 3-상태 버퍼 기능 검증 회로
Fig 4. 3-state buffer circuit for functional verification

4. 결론

최근 온라인과 오프라인 방식의 장점들을 결합한 하이브리드 복합교육에 대한 관심이 증대되고 있으며, 관련 연구 또한 활발히 진행되고 있다.

본 연구에서는 전기전자공학 교육 분야에서 필수적으로 학습해야 하는 디지털 회로 설계 및 마이크로프로세서 관련 교과목 등의 학습에 활용될 수 있는 디지털 가상실험 소프트웨어 개발 연구에 필요한 디지털 3-상태 시뮬레이션 방안에 관해 기술하였다. 제안된 디지털 3-상태 시뮬레

이선 모델에서는 기존 시뮬레이터들의 회로 해석 방식과는 달리 이벤트 전달 방식으로 구동되며, 회로를 구성하는 소자들의 입력단자와 출력단자들이 도선으로 연결되었을 때, 각 입력단자는 자신이 도선으로 연결된 출력단자들에 옹저버로 등록하면서 자신이 등록된 출력단자들의 리스트를 생성, 관리한다. 출력단자들은 자신의 출력 상태 값에 변화가 생기면 등록된 옹저버인 입력단자들에게 변화된 값을 알리고, 이를 통보 받은 입력단자는 자신이 관리하는 출력단자 리스트내 모든 출력단자들의 디지털 3-상태 값들을 고려하여 최종 입력 값을 결정하게 된다. 제안된 이벤트 전달방식 3-상태 시뮬레이션 모델을 프로그램으로 구현하여 시뮬레이션을 통해 기능 검증을 수행하였으며, 복잡한 수학적 회로 해석 대신 간단한 3-상태 값 변화 이벤트 전달 구동 방식으로 시뮬레이션이 가능함을 보였다.

본 논문에서 제안하는 디지털 3-상태 시뮬레이션 모델링 방안은 복잡한 전기전자 회로해석 방식에 비해 간단하면서도 효율적으로 wired-OR 결선 방식 등의 시뮬레이션을 지원할 수 있어 디지털 가상실험 소프트웨어의 유용성을 향상시킬 수 있을 것으로 기대된다.

참 고 문 헌

- [1] Giana M. Eckhardt, Aleksandrina Atanasova, "The New Reality of Digital Nomads", Harvard Business Review, Feb. 2024, <https://hbr.org/2024/02/the-new-reality-of-digital-nomads>
- [2] Karine Ehn, Ana Jorge, Manuel Marques-Pita, "Digital Nomads and the Covid-19 Pandemic: Narratives About Relocation in a Time of Lockdowns and Reduced Mobility", Social Media + Society, Vol. 8, Issue 1, March 28, 2022, DOI: <https://doi.org/10.1177/20563051221084958>
- [3] Marcos Antonio De Almeida, Antonio Correia, Jano Moreira De Souza, Daniel Schneider, "Digital Nomads during the COVID-19 Pandemic: Evidence from Narratives on Reddit discussions", IEEE 25th International Conference on Computer Supported Cooperative Work in Design (CSCWD), Hangzhou, China, May, 2022, DOI: 10.1109/CSCWD54268.2022.9776240
- [4] Marcos Antonio de Almeida, Antonio Correia, Daniel Schneider, Jano Moreira de Souza, "COVID-19 as Opportunity to Test Digital Nomad Lifestyle", 2021 IEEE 24th International Conference on Computer Supported Cooperative Work in Design (CSCWD), Dalian, China, May 05-07, 2021, DOI: 10.1109/CSCWD49262.2021.9437685
- [5] University of Oxford, What is hybrid teaching?, Centre for Teaching and Learning, 2024, <https://wwwctl.ox.ac.uk/what-is-hybrid-teaching>
- [6] Marisa McGrady, "The Benefits of Hybrid Education: The Best of Both Worlds", Florida International University, 2024, <https://business.fiu.edu/academics/graduate/insights/posts/the-benefits-of-hybrid-education-the-best-of-both-worlds.html>
- [7] Sarina Maneotis, Chi-Leigh Warren, "The Best of Both Worlds: Exploring the Benefits and Challenges of Hybrid Education", Faculty Focus, March 25, 2024, <https://www.facultyfocus.com/articles/online-education/online-course-delivery-and-instruction/the-best-of-both-worlds-exploring-the-benefits-and-challenges-of-hybrid-education/>
- [8] Jang Geun Ki, Kee-Young Kwon, Microcontroller Modeling for Virtual Experiment in Microprocessor Education, Journal of Software Assessment and Valuation, 17(1), pp.93-99, June 2021, ISSN 2092-8114, DOI : <http://dx.doi.org/10.29056/jsav.2021.06.12>

- [9] Proteus Virtual System Modeling(VSM) Circuit Simulation Software, 2024, <https://www.labcenter.com/simulation/>
- [10] Microchip, MPLAB X IDE, 2024, <https://www.microchip.com/en-us/tools-resources/develop/mplab-x-ide>
- [11] Intel, Quartus Prime Design Software, 2024, <https://www.intel.com/content/www/us/en/products/details/fpga/development-tools/quartus-prime.html>
- [12] Anil K. Maini, Digital Electronics : Principles, Devices and Applications, John Wiley & Sons, Ltd., 2007, ISBN: 978-0-470-03214-5, https://rpitst.com/img/ebook/1711078110_8540dacff1b77dd19399.pdf

저 자 소 개



기장근(Jang-Geun Ki)

1986.2 고려대학교 전자공학과 졸업
1988.2 고려대학교 전자공학과 석사
1992.2 고려대학교 전자공학과 박사
2002.6-2003.6, 2010.6-2011.8, 2016.8-2017.8
Univ. of Arizona 방문교수
1992.3-현재 : 공주대학교 공과대학 전기전
자제어공학부 교수
<주관심분야>통신프로토콜,이동통신시스템